

日本国特許庁
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 1月14日

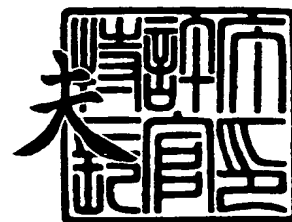
出願番号
Application Number: 特願2003-006285
[ST. 10/C]: [JP2003-006285]

出願人
Applicant(s): NECエレクトロニクス株式会社
日本電気株式会社

2003年10月 2日

特許庁長官
Commissioner,
Japan Patent Office

今井 康



出証番号 出証特2003-3081311

【書類名】 特許願

【整理番号】 74112607

【提出日】 平成15年 1月14日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 21/205
C23C 16/42

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1753 番地 NECエレクトロニクス株式会社内

【氏名】 大音 光市

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1753 番地 NECエレクトロニクス株式会社内

【氏名】 宇佐美 達矢

【発明者】

【住所又は居所】 神奈川県川崎市中原区下沼部 1753 番地 NECエレクトロニクス株式会社内

【氏名】 森田 昇

【発明者】

【住所又は居所】 東京都港区芝五丁目 7 番 1 号 日本電気株式会社内

【氏名】 遠藤 和彦

【特許出願人】

【識別番号】 302062931

【氏名又は名称】 NECエレクトロニクス株式会社

【特許出願人】

【識別番号】 000004237

【氏名又は名称】 日本電気株式会社

【代理人】

【識別番号】 100088328

【弁理士】

【氏名又は名称】 金田 暢之

【電話番号】 03-3585-1882

【選任した代理人】

【識別番号】 100106297

【弁理士】

【氏名又は名称】 伊藤 克博

【選任した代理人】

【識別番号】 100106138

【弁理士】

【氏名又は名称】 石橋 政幸

【手数料の表示】

【予納台帳番号】 089681

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0216444

【包括委任状番号】 9710078

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 有機絶縁膜及びその製造方法及び有機絶縁膜を用いた半導体装置及びその製造方法。

【特許請求の範囲】

【請求項 1】 少なくとも C/Si 比が 5 以上で、且つ、分子量が 100 以上の有機シランを原料として形成されたことを特徴とする有機絶縁膜。

【請求項 2】 前記有機シランは、トリメチルビニルシラン、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン及び、トリエチルシランからなる群から選択される 1 以上の有機シランである請求項 1 記載の有機絶縁膜。

【請求項 3】 前記有機シランは少なくとも一部にビニル基を有する請求項 1 に記載の有機絶縁膜。

【請求項 4】 少なくとも一部にビニル基を有する前記有機シランはトリメチルビニルシラン、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン及び、テトラビニルシランからなる群から選択される 1 以上の有機シランである請求項 3 記載の有機絶縁膜。

【請求項 5】 C=C 結合を有していることを特徴とする請求項 1 に記載の有機絶縁膜。

【請求項 6】 ビニル基を有していることを特徴とする請求項 5 に記載の有機絶縁膜。

【請求項 7】 前記有機絶縁膜は、SiCH 膜、SiCHN 膜又は、SiOCH 膜である請求項 1 から 6 のいずれか 1 項に記載の半導体装置。

【請求項 8】 前記 SiCH 膜は、Si、C 及び、H 元素からなり、C/Si 組成比が 0.9 以上であることを特徴とする請求項 7 に記載の有機絶縁膜。

【請求項 9】 前記 SiCH 膜は、密度が 1.4 g/cm^3 未満であることを特徴とする請求項 7 又は 8 に記載の有機絶縁膜。

【請求項 10】 前記 SiCHN 膜は、Si、C、H 及び、N 元素からなり

、C/Si 組成比が 1.0 以上であることを特徴とする請求項 7 に記載の有機絶縁膜。

【請求項 11】 前記 SiCHN 膜は、密度が 1.6 g/cm^3 未満であることを特徴とする請求項 7 又は 10 に記載の有機絶縁膜。

【請求項 12】 前記 SiOCH 膜は、少なくとも Si、C、O 及び、H 元素からなり、C/Si 組成比が 0.8 以上であることを特徴とする請求項 7 に記載の有機絶縁膜。

【請求項 13】 前記 SiOCH 膜は、密度が 1.2 g/cm^3 未満であることを特徴とする請求項 7 又は 12 に記載の有機絶縁膜。

【請求項 14】 プラズマ CVD 法による成膜方法であって、原料ガスが少なくとも C/Si 比が 5 以上で、且つ、分子量が 100 以上の有機シランと酸化剤と不活性ガスであることを特徴とする有機絶縁膜の製造方法。

【請求項 15】 前記不活性ガスはヘリウム、アルゴン、キセノンのいずれかであることを特徴とする請求項 14 に記載の有機絶縁膜の製造方法。

【請求項 16】 前記酸化剤が、 O_2 、 O_3 、 H_2O 、 CO 、 CO_2 のいずれかである請求項 14 に記載の有機絶縁膜の製造方法。

【請求項 17】 前記有機シランが、トリメチルビニルシラン、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン及び、トリエチルシランからなる群から選択される 1 以上の有機シランである請求項 14 に記載の有機絶縁膜。

【請求項 18】 前記有機シランは少なくとも一部にビニル基を有する請求項 14 に記載の有機絶縁膜。

【請求項 19】 少なくとも一部にビニル基を有する前記有機シランはトリメチルビニルシラン、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン及び、テトラビニルシランからなる群から選択される 1 以上の有機シランである請求項 18 に記載の有機絶縁膜。

【請求項 20】 前記有機絶縁膜が、少なくとも Si、C、H、O 元素から

なる SiOCH 膜であることを特徴とする請求項 14 に記載の有機絶縁膜の製造方法。

【請求項 21】 プラズマ CVD 法による成膜方法であって、原料ガスが C/Si 比が 5 以上で、且つ、分子量が 100 以上の有機シランとヘリウム、アルゴン、キセノンのいずれかである不活性ガスであることを特徴とする有機絶縁膜の製造方法。

【請求項 22】 前記有機シランが、トリメチルビニルシラン、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン及び、トリエチルシランからなる群から選択される 1 以上の有機シランである請求項 21 に記載の有機絶縁膜。

【請求項 23】 前記有機シランは少なくとも一部にビニル基を有する請求項 21 に記載の有機絶縁膜。

【請求項 24】 少なくとも一部にビニル基を有する前記オルガノシランはトリメチルビニルシラン、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン及び、テトラビニルシランからなる群から選択される 1 以上の有機シランである請求項 24 に記載の有機絶縁膜。

【請求項 25】 前記有機絶縁膜が、Si、C、H 元素からなる SiCH 膜であることを特徴とする請求項 21 に記載の有機絶縁膜の製造方法。

【請求項 26】 プラズマ CVD 法による成膜方法であって、原料ガスが C/Si 比が 5 以上で、且つ、分子量が 100 以上の有機シランと窒素含有ガスとヘリウム、アルゴン、キセノンのいずれかである不活性ガスであることを特徴とする有機絶縁膜の製造方法。

【請求項 27】 前記窒素含有ガスが、アンモニア、N₂、ヒドラジンのいずれかである請求項 26 に記載の有機絶縁膜の製造方法。

【請求項 28】 前記有機シランが、トリメチルビニルシラン、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシ

ラン及び、トリエチルシランからなる群から選択される 1 以上の有機シランである請求項 26 記載の有機絶縁膜の製造方法。

【請求項 29】 前記オルガノシランは少なくとも一部にビニル基を有する請求項 26 に記載の有機絶縁膜の製造方法。

【請求項 30】 少なくとも一部にビニル基を有する前記有機シランはトリメチルビニルシラン、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン及び、テトラビニルシランからなる群から選択される 1 以上の有機シランである請求項 29 記載の有機絶縁膜の製造方法。

【請求項 31】 前記有機絶縁膜が、少なくとも Si、C、H、N 元素からなる SiCHN 膜であることを特徴とする請求項 26 に記載の有機絶縁膜の製造方法。

【請求項 32】 少なくとも層間絶縁膜、エッチングストッパ膜又は、金属のバリア絶縁膜のいずれか 1 の絶縁膜を有する半導体装置において、

前記絶縁膜、エッチングストッパ膜又は、金属のバリア絶縁膜が請求項 1 から 5 のいずれか 1 項に記載の有機絶縁膜であることを特徴とする半導体装置。

【請求項 33】 前記半導体装置が溝配線構造を有することを特徴とする請求項 32 に記載の半導体装置。

【請求項 34】 半導体基板上に形成された絶縁膜上に形成された第 1 の絶縁膜と、前記第 1 の絶縁膜内に形成された第 1 の溝配線と、第 2 の絶縁膜と、第 3 の絶縁膜と、前記第 3 の絶縁膜内に形成された第 2 の溝配線と、前記第 2 の絶縁膜内に形成され、前記第 1 の溝配線と前記第 2 の溝配線とを接続する接続プラグとを有する溝配線構造を有する半導体装置において、

前記第 1 の絶縁膜、第 2 の絶縁膜及び、第 3 の絶縁膜は少なくとも請求項 7 に記載の SiOCH 膜からなることを特徴とする半導体装置。

【請求項 35】 前記第 1 の絶縁膜は前記 SiOCH 膜とハードマスク膜からなる積層膜である請求項 34 に記載の半導体装置。

【請求項 36】 前記第 1 の絶縁膜はエッチングストッパ膜と前記 SiOCH 膜とハードマスク膜からなる積層膜で、

前記エッチングストッパ膜は、請求項 7 に記載の SiCH 膜又は、SiCHN 膜である請求項 34 に記載の半導体装置。

【請求項 37】 前記第 2 の絶縁膜はバリア絶縁膜と請求項 7 に記載の SiOCH 膜とハードマスク膜とからなる積層膜で、

前記バリア絶縁膜は、請求項 7 に記載の SiCH 膜又は、SiCHN 膜である請求項 34 に記載の半導体装置。

【請求項 38】 前記第 2 の絶縁膜はバリア絶縁膜と前記 SiOCH 膜とからなる積層膜で、

前記バリア絶縁膜は、請求項 7 に記載の SiCH 膜又は、SiCHN 膜である請求項 34 に記載の半導体装置。

【請求項 39】 前記第 2 の絶縁膜はバリア絶縁膜と前記 SiOCH 膜とエッチングストッパ膜とからなる積層膜で、

前記バリア絶縁膜及びエッチングストッパ膜は、請求項 7 に記載の SiCH 膜又は、SiCHN 膜である請求項 34 に記載の半導体装置。

【請求項 40】 前記第 3 の絶縁膜は前記 SiOCH 膜とハードマスク膜とからなる積層膜である請求項 34 に記載の半導体装置。

【請求項 41】 前記第 3 の絶縁膜はエッチングストッパ膜と前記 SiOCH 膜とハードマスク膜とからなる積層膜で、

前記エッチングストッパ膜は、請求項 7 に記載の SiCH 膜又は、SiCHN 膜である請求項 34 に記載の半導体装置。

【請求項 42】 前記第 2 の溝配線はその上部がバリア絶縁膜で覆われており、

前記バリア絶縁膜は請求項 7 に記載の SiCH 膜又は、SiCHN 膜である請求項 34 に記載の半導体装置。

【請求項 43】 前記エッチングストッパ膜が、請求項 7 に記載の SiCH 膜と SiCHN 膜との積層膜である請求項 36、39 及び、41 のいずれか 1 項に記載の半導体装置。

【請求項 44】 前記バリア絶縁膜は、請求項 7 に記載の SiCH 膜と SiCHN 膜との積層膜である請求項 37、38、39 及び、42 のいずれか 1 項に

記載の半導体装置。

【請求項 45】 少なくとも前記溝配線又は、前記接続プラグの一方は、銅または、銅含有金属からなることを特徴とする請求項 34 に記載の半導体装置。

【請求項 46】 前記銅含有金属は、Si、Al、Ag、W、Mg、Be、Zn、Pd、Cd、Au、Hg、Pt、Zr、Ti、Sn、Ni、および Fe からなる群から選択された 1 以上の金属を含有することを特徴とする請求項 45 に記載の半導体装置。

【請求項 47】 前記溝配線及び、前記接続プラグは、Ti、TiN、TiSiN、Ta、Ta₂N₅、および TaSiN からなる群の 1 以上のバリアメタル層を有することを特徴とする請求項 34 に記載の半導体装置。

【請求項 48】 少なくとも層間絶縁膜、エッチングストッパ膜又は、金属のバリア絶縁膜のいずれか 1 の絶縁膜を有する半導体装置の製造法において、

前記絶縁膜、エッチングストッパ膜又は、金属のバリア絶縁膜が請求項 7 に記載の有機絶縁膜であることを特徴とする半導体装置の製造方法。

【請求項 49】 前記半導体装置が溝配線構造を有することを特徴とする請求項 48 に記載の半導体装置の製造方法。

【請求項 50】 溝配線構造を有する半導体装置の製造方法において、
半導体基板上に第 1 絶縁膜を形成する工程と、
前記第 1 の絶縁膜を選択的にエッチングして第 1 の配線溝パターンを形成する工程と、

前記第 1 の配線溝パターンを金属により埋設し第 1 の溝配線を形成する工程と、

第 2 の絶縁膜を形成する工程と、

前記第 2 の絶縁膜を選択的にエッチングして前記第 1 の溝配線の上面に達する接続孔形成する工程と、

前記接続孔に金属を埋設し接続プラグを形成する工程と、

第 3 の絶縁膜を形成する工程と、

前記第 3 の絶縁膜を選択的にエッチングして少なくとも一部は前記接続プラグの上面に達する第 2 の溝パターンを形成する工程と、

前記第2の配線溝パターンを金属により埋設し第2の溝配線を形成する工程と

、
バリア絶縁膜を形成する工程と、を有する半導体装置の製造方法において、

前記第1、第2及び第3の絶縁膜の少なくとも1つの絶縁膜は、請求項7に記載のSiOCHからなることを特徴とする半導体装置の製造方法。

【請求項51】 前記第1の絶縁膜は前記SiOCH膜とハードマスク膜からなる積層膜である請求項50に記載の半導体装置の製造方法。

【請求項52】 前記第1の絶縁膜はエッチングストッパ膜と前記SiOCH膜とハードマスク膜からなる積層膜で、

前記エッチングストッパ膜は、請求項5に記載のSiCH膜又は、SiCHN膜である請求項50に記載の半導体装置の製造方法。

【請求項53】 前記第2の絶縁膜はバリア絶縁膜と前記SiOCH膜とハードマスク膜とからなる積層膜で、

前記バリア絶縁膜は、請求項7に記載のSiCH膜又は、SiCHN膜である請求項45に記載の半導体装置の製造方法。

【請求項54】 前記第3の絶縁膜は前記SiOCH膜とハードマスク膜とからなる積層膜である請求項50に記載の半導体装置の製造方法。

【請求項55】 前記第3の絶縁膜はエッチングストッパ膜と前記SiOCH膜とハードマスク膜とからなる積層膜で、

前記エッチングストッパ膜は、請求項7に記載のSiCH膜又は、SiCHN膜である請求項50に記載の半導体装置の製造方法。

【請求項56】 溝配線構造を有する半導体装置の製造方法において、
半導体基板上に第1絶縁膜を形成する工程と、
前記第1の絶縁膜を選択的にエッチングして第1の配線溝パターンを形成する工程と、

前記第1の配線溝パターンを金属により埋設し第1の溝配線を形成する工程と

、
第2の絶縁膜と第3の絶縁膜を形成する工程と、

前記第2絶縁膜と第3の絶縁膜とを選択的にエッチングして前記第1絶縁膜の

上面に達する接続孔を形成する工程と、

前記第3の絶縁膜を選択的にエッチングして前記第2の絶縁膜の上面に達する第2の配線溝を形成工程と、

前記接続孔と前記第2の配線溝を金属で埋設する工程と、

第4の絶縁膜を形成する工程とを有する半導体装置の製造方法において、

前記第1、第2及び第3の絶縁膜が少なくとも1つの絶縁膜は、請求項7に記載のSiOCHからなることを特徴とする半導体装置の製造方法。

【請求項57】 溝配線構造を有する半導体装置の製造方法において、

半導体基板上に第1絶縁膜を形成する工程と、

前記第1の絶縁膜を選択的にエッチングして第1の配線溝パターンを形成する工程と、

前記第1の配線溝パターンを金属により埋設し第1の溝配線を形成する工程と

第2の絶縁膜と第3の絶縁膜を形成する工程と、

前記第3の絶縁膜を選択的にエッチングして前記第2の絶縁膜の上面に達する第2の配線溝を形成する工程と、

前記第2の配線溝の底部の一部を選択的にエッチングして、第1の絶縁膜上部に達する接続孔を形成する工程と、

前記接続孔と前記第2の配線溝を金属で埋設する工程と、

第4の絶縁膜を形成する工程とを有する半導体装置の製造方法において、

前記第1、第2及び第3の絶縁膜の少なくとも1つの絶縁膜は、請求項7に記載のSiOCHからなることを特徴とする半導体装置の製造方法。

【請求項58】 前記第1の絶縁膜は前記SiOCH膜とハードマスク膜からなる積層膜である請求項56又は57に記載の半導体装置の製造方法。

【請求項59】 前記第1の絶縁膜はエッチングストッパ膜と前記SiOCH膜とハードマスク膜からなる積層膜で、

前記エッチングストッパ膜は、請求項7に記載のSiCH膜又は、SiCHN膜である請求項請求項56又は57に記載の半導体装置の製造方法。

【請求項60】 前記第2の絶縁膜はバリア絶縁膜と前記SiOCH膜とか



らなる積層膜で、

前記バリア絶縁膜は、請求項 7 に記載の SiCH 膜又は、SiCHN 膜である請求項請求項 56 又は 57 に記載の半導体装置の製造方法。

【請求項 61】 前記第 2 の絶縁膜はバリア絶縁膜と前記 SiOCH 膜とエッチングストッパ膜とからなる積層膜で、

前記バリア絶縁膜及びエッチングストッパ膜は、請求項 7 に記載の SiCH 膜又は、SiCHN 膜である請求項請求項 56 又は 57 に記載の半導体装置の製造方法。

【請求項 62】 前記第 3 の絶縁膜は前記 SiOCH 膜とハードマスク膜とからなる積層膜である請求項請求項 56 又は 57 に記載の半導体装置の製造方法。

【請求項 63】 前記第 3 の絶縁膜はエッチングストッパ膜と前記 SiOCH 膜とハードマスク膜とからなる積層膜で、

前記エッチングストッパ膜は、請求項 7 に記載の SiCH 膜又は、SiCHN 膜である請求項請求項 56 又は 57 に記載の半導体装置の製造方法。

【請求項 64】 溝配線構造を有する半導体装置の製造方法において、
半導体基板上に第 1 絶縁膜を形成する工程と、
前記第 1 の絶縁膜を選択的にエッチングして第 1 の配線溝パターンを形成する工程と、

前記第 1 の配線溝パターンを金属により埋設し第 1 の溝配線を形成する工程と

第 2 の絶縁膜を形成する工程と、

エッチングストッパ膜を形成する工程と、

前記エッチングストッパ膜に選択的に孔を開口する工程と、

第 3 の絶縁膜を形成する工程と、

前記第 3 の絶縁膜を選択的にエッチングして前記第 2 の絶縁膜の上面に達する第 2 の配線溝を形成するとともに、前記開口を介して前記第 1 の配線の上部に達する接続孔を形成する工程と、

前記接続孔と前記第 2 の配線溝を金属で埋設する工程と、

第4の絶縁膜を形成する工程とを有する半導体装置の製造方法において、
前記第1、第2及び第3の絶縁膜の少なくともいずれか1の絶縁膜は、請求項7に記載のSiOCHからなり、前記エッチングストップ膜が、請求項7に記載のSiCH又は、SiCHNからなることを特徴とする半導体装置の製造方法。

【請求項65】 前記第1の絶縁膜は前記SiOCH膜とハードマスク膜からなる積層膜である請求項64に記載の半導体装置の製造方法。

【請求項66】 前記第1の絶縁膜はエッチングストップ膜と前記SiOCH膜とハードマスク膜からなる積層膜で、

前記エッチングストップ膜は、請求項7に記載のSiCH膜又は、SiCHN膜である請求項64に記載の半導体装置の製造方法。

【請求項67】 前記第2の絶縁膜はバリア絶縁膜と前記SiOCH膜とからなる積層膜で、

前記バリア絶縁膜は、請求項7に記載のSiCH膜又は、SiCHN膜である請求項64に記載の半導体装置の製造方法。

【請求項68】 前記第3の絶縁膜は前記SiOCH膜とハードマスク膜とからなる積層膜である請求項64に記載の半導体装置の製造方法。

【請求項69】 前記第3の絶縁膜はエッチングストップ膜と前記SiOCH膜とハードマスク膜とからなる積層膜で、

前記エッチングストップ膜は、請求項7に記載のSiCH膜又は、SiCHN膜である請求項64に記載の半導体装置の製造方法。

【請求項70】 前記バリア絶縁膜は請求項7に記載のSiCH膜又は、SiCHN膜である請求項64に記載の半導体装置の製造方法。

【請求項71】 少なくとも前記溝配線又は、前記接続プラグの一方は、銅含有金属からなることを特徴とする請求項64に記載の半導体装置。

【請求項72】 前記銅含有金属は、Si、Al、Ag、W、Mg、Be、Zn、Pd、Cd、Au、Hg、Pt、Zr、Ti、Sn、Ni、およびFeからなる群から選択された1以上の金属を含有することを特徴とする請求項56、57及び、64のいずれか1項に記載の半導体装置の製造方法。

【請求項73】 前記溝配線または、接続プラグは、Ti、TiN、TiS

i N、T a、T a N、およびT a S i Nからなる群の1以上のバリアメタルを有することを特徴とする請求項56、57及び、64のいずれか1項に記載の半導体装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は有機絶縁膜及びそれを用いた半導体装置に関し、特に、低誘電率有機絶縁膜及びその製造方法、ならびに、低誘電率有機絶縁膜を層間絶縁膜に用いた多層配線構造の半導体装置及びその製造方法に関する。

【0002】

【従来の技術】

I Cの製造分野では、デバイスの高速化、高集積化にともない、デバイス設計ルールの特小化が進んできている。デバイスの特小化により、配線サイズと配線間隔の特小化が進むと、それに反比例して配線抵抗や配線間容量が増加していく傾向にある。配線抵抗や配線間容量が増加するとR C時定数が大きくなるため、信号の伝播速度の低下を招き、デバイスの高速化をおこなう上で問題となっている。

【0003】

このため、配線抵抗と配線間容量の特小がデバイスの高速化を進めていく上で重要となってきた。配線抵抗を特小する方法としては、配線材料として広く用いられてきていたA lよりも比抵抗の低いC uを配線材料として用いた技術、製品が普及してきている。

【0004】

また、配線間容量は、配線の面積、配線間の絶縁膜の比誘電率に比例し、配線間隔に反比例して増加するため、デバイスのデザインを変更せずに配線間容量を特小する方法としては、例えば、従来の酸化膜（S i O₂）や窒化膜（S i N）よりも比誘電率の低い絶縁膜が検討されている。

【0005】

C uを配線材料として用いる場合、ドライエッチング技術によるC uの特小加工

が困難なことから、通常、図1に示すようなダマシン配線構造が一般的に広く使われている。

【0006】

ダマシン配線の形成方法は、まず、 SiO_2 下地層間絶縁膜0001上に、その後形成される SiO_2 配線溝層間膜0002とのエッチング選択性に優れたエッチングストップ SiN 絶縁膜0003を SiH_4 と NH_3 と N_2 を用いた平行平板型プラズマCVD方法により50～150nmの厚さで成膜し、次いで SiO_2 配線層間絶縁膜0002を400～1000nm程度の厚さで成膜する。それから、フォトリソグラフィとドライエッチング技術により溝パターンを形成し、 O_2 ドライアッシング技術とウェット剥離技術によりレジストパターンを除去する。それから溝パターンを、スパッタリング技術とメッキ技術を用いて Ta や TaN といった Cu の拡散を防止するためのバリアメタルと Cu で埋め込み、CMPにより SiO_2 配線層間絶縁膜0002上の余分な Cu とバリアメタルを除去して Cu 配線0007を形成する。

【0007】

ダマシン配線形成後、層間絶縁膜を形成する場合、 Cu が SiO_2 と容易に反応して拡散してしまうため、通常は拡散防止絶縁膜（バリア絶縁膜）として SiH_4 と NH_3 と N_2 を用いた平行平板型プラズマCVDによる SiN 膜0012を Cu 上に50～100nm程度成膜してから、 SiO_2 ビア層間絶縁膜0010を成膜している。

【0008】

この場合、 SiN は Cu の拡散防止のためだけではなく、 Cu の溝エッチングを行なう際、また、 Cu のダマシン配線上にビアホールを開く際、 Cu 表面が SiO_2 のエッチングや O_2 レジストアッシングの雰囲気中に晒されるのを防止するため、 SiO_2 のエッチングストップ層としての役割も担うことになる。このように SiN は拡散防止とエッチングストップ層としての機能が求められている。

【0009】

近年では、さらに配線間の寄生容量を低減するため、従来の SiO_2 の比誘電

率 4.1 よりも比誘電率の低い SiOF や SiOC 等の有機絶縁膜が、また、SiN の比誘電率 7 よりも比誘電率が低い 4MS (テトラメチルシラン) や 3MS (トリメチルシラン) を原料とした平行平板型プラズマ CVD による SiC や SiCN といった比誘電率 4.5 から 5 程度の有機絶縁膜が広く検討されてきている。

【0010】

図 15 (a) ~ 図 16 (c) は、従来の 3MS を原料ガスとして用いて成膜した SiC 膜や SiCN 膜を用いた従来例である。

【0011】

第 1 の Cu 配線 805 を形成後、上記のガスにより、第 2 の SiCN 膜 806 を成膜した。次に、第 2 の SiOC 膜 807、同様に上記のガスにより形成した第 3 の SiCN 膜 808、その上の第 3 の SiOC 膜 809、第 2 の SiO₂ 膜 810 が成膜されている。

【0012】

図 15 (a) のように、ビア用レジストパターンが形成されたフォトレジストをマスクに、第 2 の SiO₂ 膜 810、第 3 の SiOC 膜 809、第 3 の SiCN 膜 808、第 2 の SiOC 膜 807、をエッチングし、第 2 の SiCN 膜 806 上でエッチングを停止させる。

【0013】

しかしながら、SiOC と SiCN とのエッチング選択比が小さいと、図 15 (b) に示すように下層の配線上に抜けてしまう場合がある。その後フォトレジストを剥離するため、酸素ガスにより、アッシングを行ったが、この場合、エッチングで抜けた場所の Cu 配線は、銅の酸化層 831 が形成されてしまう。これは、SiOC と SiC の場合でも同様である。

【0014】

次に図 15 (c) に示すように、反射防止膜を塗布した後、フォトレジスト 818 により、第 2 の溝配線用レジストパターン 819 を形成した。

【0015】

図 15 (d) のように、フォトレジスト 818 をマスクに、第 2 の SiO₂ 膜

810、第3のSiC膜808、をエッチングした。その後、フォトリジスト818を酸素アッシングにより剥離したが、ここで前記のCuの酸化層831はさらに酸化され、その後有機剥離をおこなった。

【0016】

図16(a)のように、全面エッチバックを行い、第2のSiCN膜806をエッチングした。次に図16(b)のように第2のTa/TaN膜を形成し、その後、第2のCu膜を形成した。CMPにより、溝配線以外のメタルを除去し、第2のCu配線を形成した。その上に、図16(c)のように第4のSiCHN膜を形成した。

【0017】

【特許文献1】

特表2002-526916号公報

【0018】

【発明が解決しようとする課題】

現在、一般的に検討されている4MS（テトラメチルシラン）や3MS（トリメチルシラン）を原料とした平行平板プラズマCVDによるSiCやSiCNは比誘電率が4.5から5程度、SiOCは2.8から3.0程度である。

【0019】

デバイスの縮小化により、配線サイズと配線間隔の微細化が更に進むと、比誘電率の更なる低減が求められている。

【0020】

また、SiOCとSiCN及びSiCとのエッチング選択比が小さいために、エッチングストッパ膜として、SiCN及びSiCを用いた場合、金属配線層の表面が、フォトリジストを除去する際に酸化し、接続抵抗が高くなるという問題がある。

【0021】

【課題を解決するための手段】

本発明は、半導体装置に用いると効果的な誘電率の低い有機絶縁膜と該有機絶縁膜を用いた半導体装置にかかわるものである。

【0022】

本発明の誘電率の低い有機絶縁膜は、少なくともC/Si比が5以上で、且つ、分子量が100以上の有機シランを原料として形成された有機絶縁膜である。この有機絶縁膜は、分子量が100以上の有機シランを原料としてプラズマCVD法により成膜される。

【0023】

有機シランは、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン及び、トリエチルシランからなる群から選択される1以上の有機シランであることが望ましい。

【0024】

さらに、有機絶縁膜は、C=C結合を有していることが望ましく、さらにビニル基を有しているほうが耐熱性に優れている。

【0025】

この場合、原料となる有機シランは、少なくとも一部にビニル基を有しているほうが良い。この、少なくとも一部にビニル基を有する前記有機シランはトリメチルビニルシラン、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン及び、テトラビニルシランからなる群から選択される1以上の有機シランであることが望ましい。

【0026】

特に、SiOCH膜の場合、原料ガスは、少なくともC/Si比が5以上で、且つ、分子量が100以上の有機シランと酸化剤と不活性ガスが必要である。不活性ガスは、ヘリウム、アルゴン、キセノンのいずれかであればよく、酸化剤は、O₂、O₃、H₂O、CO、CO₂のいずれかであればよい。

【0027】

酸化剤は窒素を含有する酸化ガスでもかまわないが、現在使われているノボラック系のフォトレジストには適さない。

【0028】

原料となる、有機シランは、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン及び、トリエチルシランからなる群から選択される 1 以上の有機シランであればよいが、耐熱性を向上させる点では、ビニル基を有する方がよい。

【0029】

SiCH 膜の場合、原料ガスは、C/Si 比が 5 以上で、且つ、分子量が 100 以上の有機シランとヘリウム、アルゴン、キセノンのいずれかである不活性ガスである。この場合も、有機シランは、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン及び、トリエチルシランからなる群から選択される 1 以上の有機シランであればよく、特に、ビニル基を有する方が耐熱性の向上が図れる。

【0030】

SiCHN 膜は、原料ガスが C/Si 比が 5 以上で、且つ、分子量が 100 以上の有機シランと窒素含有ガスとヘリウム、アルゴン、キセノンのいずれかである不活性ガスである。窒素含有ガスには、アンモニア、N₂、ヒドラジンがある。有機シランは、トリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン及び、トリエチルシランからなる群から選択される 1 以上の有機シランであればよく、特に、一部にビニル基を有する方が耐熱性の向上が図れる。

【0031】

従来の半導体装置で通常 SiO₂ 膜の代替としては SiOCH 膜が、SiN 膜の代替としては SiCH 膜又は、SiCHN 膜が使用できる。

【0032】

半導体装置としては、多層構造を有する半導体集積回路装置が適しており、特に、近年微細化にともない採用され始めた溝配線構造を有する半導体装置に適している。

【0033】**【発明の実施の形態】**

本発明の、実施の形態である有機絶縁膜の構造及び製造方法を説明する。

【0034】

有機絶縁膜の比誘電率を低減していくためには、膜中のC/Si組成比を従来のSiCやSiCN、SiOCよりも大きくする必要がある、このためには、4MSや3MSよりもC/Si組成比が大きい原料ガスを使用する必要がある。

【0035】

一方、膜中のC/Si比を大きくすると、膜中にC-C結合を形成されるが、C-C結合の結合エネルギーはSi-OやSi-C、Si-Nといった結合エネルギーよりも小さく容易に分解しやすいため耐熱性の低い膜となる。耐熱性を向上するため、C-Cよりも結合エネルギーの大きいC=C結合を有する膜を形成することが効果的である。

【0036】

C=C結合を有する有機絶縁膜は、プラズマCVDの電力等を制御することでも可能であるが、原料ガス中にビニル基の結合を有する原料ガスを使用することも効果的である。

【0037】

SiCH、SiCHN、SiOCHの低誘電率化を行なう方法の1つとしては、膜密度を低減することが効果的である。膜密度を低減するためには、原料ガスとして4MS（テトラメチルシラン）や3MS（トリメチルシラン）よりも分子量が大きい原料を用い、かつ、原料ガスの気相での分解を抑制するため、プラズマ密度を低減して成膜する必要がある。

【0038】

本発明は、以上の知見に基づいて従来得られているSiCHあるいはSiCHN、SiOCH膜よりも低誘電率なSiCHあるいはSiCHN、SiOCH膜を提供するものである。

【0039】

さらに、低誘電率なSiCHあるいはSiCHN、SiOCH膜をもちいた半

導体装置、特に、溝構造を有する半導体層に関するものである。

【0040】

尚、本発明で使用する、平行平板型プラズマCVD装置について図17を用いて説明する。

【0041】

装置は真空槽内に上部電極1と下部電極2があり、基板3は下部電極に設置され、高周波電源4から発生した高周波は上部電極に印加される。また下部電極はヒーターによる加熱が可能となっている。装置には原料気体を導入するための気体導入部5と、ガス排気部6が接続されている。原料導入部では、封止バルブとマスフローコントローラを介して原料ガスのシリンダーが接続されており、導入部配管は300℃まで加熱できる構造になっている。なお原料に液体原料を用いる場合はマスフローコントローラのかわりに液体気化供給器による供給を行う。

【0042】

なお、平行平板型プラズマCVD以外にも、ECR励起プラズマCVD、ヘリコン波励起、及び誘導結合型プラズマCVDを使用しても、同等の膜が得られる事を確認している。

【0043】

本発明の第1の実施の形態となるSiOCH膜について詳細に説明する。

【0044】

第1の実施の形態であるSiOCH膜は、平行平板プラズマCVD(以下、PECVDと略す)装置中にSiウエハを配置し、150℃～400℃に加熱し、原料ガスとしてトリメチルビニルシラン(TMVS)、O₂、Heをそれぞれ200～2000sccm、50～1000sccm、50～500sccmの流量でPECVD装置内に導入する。チャンバー内の圧力を133～1330Paとし、200～1000WのRFパワーを印加する。

【0045】

上記条件により成膜されたSiOCH膜は、C/Si組成比が0.8～1.3、膜密度が1.1～1.2g/cm³であった。この値は、従来配線層間絶縁膜として用いられているトリメチルシラン(3MS)を原料ガスとして用いたSi

OC₂H膜 (C/Si 組成比 0.7、膜密度 1.3 g/cm³) と比較して、C/Si 比が大きく膜密度小さい。このため比誘電率は 2.2~2.7 となり、トリメチルシラン (3MS) を原料ガスとして用いた SiOC 膜の比誘電率 (2.8~3.0) と比べて低い値が得られる。また上記条件で屈折率は 1.3~1.45 の間で変化する。

【0046】

RF パワー 400W 以上で成膜された SiOC₂H 膜は、C/Si 組成比が 0.8 以上 1.0 未満で、この場合、膜中に C-C 結合が形成されるため、熱的に不安定な膜となり 400℃、30min の熱処理により膜厚が 5% 程度減少する。これに対して、RF パワー 200W~400W の範囲では膜中に C=C 結合が形成されるため、耐熱性が向上し 400℃、30min の熱処理による膜厚減少は 1% 以下となる。

【0047】

第 1 の実施形態では、原料ガスとして、トリメチルビニルシランを用いたが、たとえば、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン、トリエチルシランのいずれか 1 つまたは、その組み合わせであっても良い。

【0048】

特にビニル基を持ったトリメチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシランのいずれかが好ましい。

【0049】

N₂O あるいは NO₂ といったガスを酸化ガスとして用いた場合、SiOC₂H 膜中に微量の N が存在し、アミン基を形成する。膜中にアミン基が存在すると、ノボラック系のフォトレジストの場合、フォトレジストとアミン基が反応してしまい、露光不良が発生するため、これらの N を含む酸化ガスは使用できない。

【0050】

次に、本発明の第 2 の実施の形態である SiCH 膜を説明する。

【0051】

本実施の形態では、平行平板型プラズマCVD装置を用いる。

【0052】

マスフローコントローラにより流量を制御し、トリメチルビニルシラン300 sccmを流し、同時にHeを1000 sccm流す。なお成膜時の圧力は133 Pa～1330 Pa、高周波電力100～400 W、基板温度350℃とする。

【0053】

上記条件で作成した膜の比誘電率を測定したところ値は成膜圧力により変化し、133 Paで成膜した膜の比誘電率3.3から1330 Paで成膜した膜の比誘電率4.2の間で連続的に変化した。

【0054】

3MSもしくは4MSを用いて堆積した膜（それぞれ比誘電率は4.5）よりも低誘電率化出来ている。

【0055】

また上記成膜条件で、膜中のC/Si組成比は0.9～1.4で推移し、膜密度は0.9～1.4 g/cm³の範囲で推移した。すなわち3MSで作成したSiCH膜（C/Si組成比0.8、密度1.5 g/cm³）よりも低密度化できている。従って、比誘電率に低下が見られたものと考えられる。

【0056】

また上記条件で屈折率は1.70～1.85の間で変化した。FT-IR（フーリエ変換赤外線分光法）による測定の結果、膜中にはSi-C、Si-CH₃、Si-H結合が存在する。一方、膜中に水分によるSi-OH結合は検出されなかった。

【0057】

Cuのバリア性に関しても良好であり、450℃加熱時にバイアス電圧印加によるCuの拡散加速試験を行っても、Cuの拡散は見られなかった。すなわち従来の3MSを用いて堆積したSiCH膜と同等の性質を持つことが分かった。

【0058】

以上の実施例はトリメチルビニルシランを原料に用いた場合の実施例であるが

、その他にも分子量が100以上の有機シランであり、かつ原料のC/Si比が5以上の原料であるトリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン、トリエチルシランを用いた場合にも同等の膜が形成されることを確認した。上記原料を用いた場合の原料化合物の分子量と、堆積膜の密度およびC/Si組成比との関係を図20に示す。分子量が100以上で、かつC/Si比が5以上の原料を用いることにより、膜密度が1.0以上1.4 g/cm³以下でありC/Si組成比が0.9以上1.3以下の膜が堆積できることを確認した。

【0059】

なお、平行平板型プラズマCVD以外にも、ECR励起プラズマCVD、ヘリコン波励起、及び誘導結合型プラズマCVDを使用しても、同等の膜が得られる事を確認している。

【0060】

続いて、第2の実施の形態の変形例であるSiCH膜中にビニル基を含有したSiCH膜について説明する。

【0061】

膜中にビニル基を含有するには、プラズマによる原料の解離をできるだけ防止する必要がある。そこでトリメチルビニルシランの流量を300 sccm以上に増大し、プラズマ電力を50—100Wと、より低電力にして堆積した。

【0062】

膜中にビニル基が含有されているかどうかを確かめるために、赤外吸収スペクトルを測定したところ、高流量かつ高周波電力50～100Wで堆積した試料からビニル基に起因する吸収が出現することが分かった。これは、弱いエネルギーのプラズマでは、原料の構造が破壊されずに膜中に取り込まれるためである。

【0063】

以上の様に原料ガスにビニル基が結合している原料を用いて、しかも原料の分解を抑制することにより、ビニル基の含有したSiCH膜を製造できることがわかった。また膜中へのビニル基取り込み量は、プラズマ電力を可変することによ

り制御可能であり、100W以上に電力を増加するとビニル基の含有は見られなくなった。

【0064】

膜中にビニル基が存在する構造について耐熱性試験を行った結果、窒素雰囲気中450℃、1時間の加熱後、膜収縮は0.1%以内であり、他の膜特性にもほとんど変化は見られなかった。すなわち膜中へのビニル基取り込みは、膜の耐熱性を著しく向上させることが明らかとなった。

【0065】

比誘電率は、ビニル基を含まない場合と同様に成膜圧力により変化し、133 Paで成膜した膜の比誘電率3.2から1330 Paで成膜した膜の比誘電率4.2の間で連続的に変化することが分かった。すなわち膜中ビニル基の有無に対して、比誘電率は殆ど変化しなかった。また膜のC/Si組成比は、0.9-1.4で推移し、一方膜密度は0.9-1.4 g/cm³、屈折率は1.70-1.85の間で推移した。すなわち膜中ビニル基の有無に対して変化はなかった。

【0066】

Cuのバリア性に関しても良好であり、450℃加熱時にバイアス電圧印加によるCuの拡散加速試験を行っても、Cuの拡散は見られなかった。すなわち従来の3MSを用いて堆積したSiCH膜と同等の性質を持つことが分かった。

【0067】

以上の実施例はトリメチルビニルシランを原料に用いた場合の実施例であるが、その他にも分子量が100以上の有機シランであり、かつ原料のC/Si比が5以上の原料であるトリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン、トリエチルシランを用いた場合にも同等の膜が形成されることを確認した。

【0068】

なお、平行平板型プラズマCVD以外にも、ECR励起プラズマCVD、ヘリコン波励起、及び誘導結合型プラズマCVDを使用しても、同等の膜が得られる事を確認している。

【0069】

第3の実施形態であるSiCHN膜について説明する。

【0070】

本実施の形態では、マスフローコントローラにより流量を制御し、トリメチルビニルシラン300 sccm、アンモニア300 sccmを流し、同時にHeを1000 sccm流す。なお成膜時の圧力は133 Pa～1330 Pa、高周波電力100～400 W、基板温度350℃とする。

【0071】

アンモニアを300 sccm導入したところ、膜中に窒素が導入され、SiCHN膜が形成される。

【0072】

比誘電率は成膜圧力により変化し、133 Paで成膜した膜の比誘電率3.8から1330 Paで成膜した膜の比誘電率4.7の間で連続的に変化する。また上記成膜条件で、膜のC/Si組成比は1.0～1.3と炭素含有量がシリコンよりも多い範囲で推移し、一方膜密度は1.4～1.6 g/cm³の範囲で推移し、3MSで作成したSiCHN膜（密度1.7 g/cm³）よりも低密度化される。

【0073】

また屈折率は1.77～1.90の間で推移する。FT-IR測定の結果、膜中にはSi-C、Si-CH₃、Si-H結合が存在し、一方膜中水分によるSi-OH結合は検出されなかった。

【0074】

Cuのバリア性に関しても良好であり、450℃加熱時にバイアス電圧印加によるCuの拡散加速試験を行っても、Cuの拡散は見られなかった。すなわち従来の3MSを用いて堆積したSiCHN膜と同等の性質を持つことが分かった。

【0075】

以上の実施例はトリメチルビニルシランを原料に用いた場合の実施例であるが、その他にも分子量が100以上のオルガノシランであり、かつ原料のC/Si比が5以上の原料であるトリエチルビニルシラン、ジメチルジビニルシラン、ジ

エチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン、トリエチルシランを用いた場合、アンモニアの代わりにヒドラジン等の他の窒化源を用いても同等の膜が形成されることを確認した。

【0076】

なお、平行平板型プラズマCVD以外にも、ECR励起プラズマCVD、ヘリコン波励起、及び誘導結合型プラズマCVDを使用しても、同等の膜が得られる事を確認している。

【0077】

第3の実施の形態の変形例として、ビニル基を含有したSiCHN膜について説明する。

中にビニル基を含有した。第2の実施形態と同様に、トリメチルビニルシラン300sccmを300sccm以上に増大し、しかもプラズマ電力を50—100Wと、より低電力にして堆積した。

【0078】

膜中にビニル基が含有されているかどうかを確かめるために、赤外吸収スペクトルを測定したところ、高流量かつ高周波電力50～100Wで堆積した試料からビニル基に起因する吸収が出現することが分かった。これは、SiCHN膜においても、弱いエネルギーのプラズマでは、原料の構造が破壊されずに膜中に取り込まれるためである。

【0079】

また、膜中には同時にSi—C、Si—CH₃、Si—H結合も存在することが分かった。一方膜中水分によるSi—OH結合は検出されなかった。

【0080】

一方100W以上に電力を上昇すると、ビニル基に起因する吸収は消滅し、膜中からはSi—C、Si—CH₃、Si—H結合のみが検出された。

【0081】

以上の様に原料ガスにビニル基が結合している原料を用いて、しかも原料の分解を抑制することにより、ビニル基の含有したSiCHN膜を製造できることが

わかった。また膜中へのビニル基取り込み量は、プラズマ電力を可変することにより制御可能であることがわかった。

【0082】

さらに膜中にビニル基が存在する構造について耐熱性試験を行った結果、窒素雰囲気中 450℃、1時間の加熱後も膜特性は変化しなかった。すなわち膜中へのビニル基取り込みは、膜の耐熱性を著しく向上させることが明らかとなった。また比誘電率は、133Paで成膜した膜の比誘電率 3.8 から 1330Paで成膜した膜の比誘電率 4.7 の間で連続的に変化した。

【0083】

また膜の C/Si 組成比は、1.0-1.3 と炭素含有量がシリコンよりも多い範囲で推移し、一方膜密度は 1.4-1.6 g/cm³ の範囲、屈折率は 1.77-1.90 の間で推移した。すなわち膜中ビニル基の有無に対して変化はなかった。すなわち膜中ビニル基は、比誘電率の顕著な上昇をもたらすことなく、バリア膜の耐熱性を向上するという効果を持つことが分かった。Cu のバリア性に関しても良好であり、450℃加熱時にバイアス電圧印加による Cu の拡散加速試験を行っても、Cu の拡散は見られなかった。すなわち従来の 3MS を用いて堆積した SiCH 膜と同等の性質を持つことが分かった。

【0084】

本実施の形態では、トリメチルビニルシランを原料に用いた場合であるが、その他にも分子量が 100 以上の有機シランであり、かつ原料の C/Si 比が 5 以上の原料であるトリエチルビニルシラン、ジメチルジビニルシラン、ジエチルジビニルシラン、メチルトリビニルシラン、エチルトリビニルシラン、テトラビニルシラン、テトラエチルシラン、トリエチルシランを用いた場合にも同等の膜が形成されることを確認した。

【0085】

なお、平行平板型プラズマ CVD 以外にも、ECR 励起プラズマ CVD、ヘリコン波励起、及び誘導結合型プラズマ CVD を使用しても、同等の膜が得られる事を確認している。

【0086】

図18、19は、3MS、4Mを用いて成膜したSiOC膜、SiC膜及び、ソースの分子量が100以上で、かつC/Si比が5以上であるTMVSまたはDMVSを用いて成膜したSiOCH膜、SiCH膜の比誘電率を示したものである。3MSおよび、4MSを用いて成膜されたSiOC膜は、比誘電率が2.9であるが、TMVSでは2.6またDMVSでは、2.4を示した。分子量が大きなソースを用いることにより、比誘電率が低い膜ができることが検証できた。

【0087】

以下、本発明の実施の形態にかかる有機絶縁膜を半導体装置に適用した実施例を、図面を参照して説明する。

(実施例1)

図2は、第1の実施例であるシングルダマシン構成を有する半導体装置の部分断面図である。

【0088】

図2に示す半導体装置は、Si基板上に形成されたMOSトランジスタ等の素子を覆う下地絶縁膜201上に、第1のエッチングストッパ膜202、第1のSiOCH膜203、第1のハードマスク膜204、第1のバリア絶縁膜211、第2のSiOCH膜212、第2のハードマスク膜213、第2のエッチングストッパ膜214、第3のSiOC217、第3のハードマスク膜218及び、第2のバリア絶縁膜223が順次積層されている。

【0089】

第1の銅配線210、第2の銅配線224及び、第1の銅配線210と第2の銅配線224とを接続する銅プラグ228が積層された絶縁膜中に形成されている。

【0090】

第1の銅配線210は、下地絶縁膜201上に順次積層された、第1のエッチングストッパ202、第1のSiOCH膜203、第1のハードマスク膜204からなる積層絶縁膜中に形成される。

【0091】

第2の銅配線224は、第2のエッチングストッパ214、第3のSiOCH膜217、第3のハードマスク膜218からなる積層絶縁膜中に形成される。

【0092】

上層配線となる第2の銅配線224と下層配線となる第1の銅配線210とを接続する銅プラグ228は、上層配線と下層配線とを分離する異層間絶縁膜となる、第1のバリア絶縁膜211、第2のSiOCH膜212、第2のハードマスク膜213からなる積層膜中に形成されている。

【0093】

第1の銅配線210は一部が下地絶縁膜201中に食い込んでいてもかまわない。

【0094】

以上構成されている層間膜のうち、第1および第2のバリア絶縁膜、第1および第1のエッチングストッパは、SiCH膜又は、SiCHN膜のいずれか、又は、SiCH膜と、SiCHN膜の積層膜であってもよい。

【0095】

次に上述した半導体装置の製造方法を図3(a)～図6(d)の工程断面図を用いて説明する。

【0096】

まず、図3(a)に示すように、下地絶縁膜301上に第1のエッチングストッパ膜302、第1のSiOCH膜303、第1のハードマスク膜304を順次成膜した。

【0097】

第1のエッチングストッパ膜302はSiCH膜又は、SiCHN膜であり、平行平板プラズマCVD法で30nm～150nmの厚さで成膜した。第1のSiOCH膜303は200～1000nm程度の厚さで成膜する。第1のハードマスク膜304はSiO₂、SiN、SiONのいずれかであり、50nm～200nm程度の厚さで成膜した。

【0098】

それらの上に第1のフォトレジスト305を第1のハードマスク膜304上に

形成し、フォトリソグラフィ技術により溝パターン306を形成した。

【0099】

続いて、図3（b）に示すように、溝パターン306がパターンニングされた第1のフォトレジスト膜305をマスクとして、ドライエッチング技術により第1のハードマスク膜304、第1のSiOCH膜303をエッチングし、フォトレジスト305を剥離後、全面エッチバックにより、第1のエッチングストッパ302をエッチング除去し、第1の配線溝パターン307を形成した。

【0100】

ここで、第1のエッチングストッパ302をエッチング除去する際に、下地絶縁膜が一部エッチング除去されるが問題はない。

【0101】

第1のエッチングストッパ膜302を省略しても良い。この場合、第1のフォトレジストをマスクに第1のハードマスク304と第1のSiOCH膜303をエッチング除去すればよい。

【0102】

次に、図3（c）に示すように、第1のバリアメタル膜308および第1の導体膜309を形成した。

【0103】

第1のバリアメタル膜308はTa、Ta_N、Ti_N等から構成される膜であり、スパッタリング法またはCVD法により形成される。第1の導体膜309はCu膜または、Cu合金膜であり、スパッタリング法、CVD法又は、メッキ法により形成できる。

【0104】

その後、図3（d）に示すようにCMPによりハードマスク膜上のバリアメタル膜308、第1の導体膜309を除去し第1の配線310を形成した。

【0105】

次に、図4（a）に示すように、第1のバリア絶縁膜311、第2のSiOCH膜312、第2のハードマスク膜313を順次成膜した。

【0106】

次に、図 4（b）に示すようにそれらの上に前記と同様に、フォトリソグラフィ技術によりフォトレジスト 315 を用いたビア用レジストパターン 316 を形成した。

【0107】

次に、ドライエッチング技術により第 2 のハードマスク膜 313、第 2 の SiOCH 膜 312 をエッチングし、フォトレジスト 316 を剥離する（図 4（c））。

【0108】

その後、全面エッチバックにより、第 1 のバリア絶縁膜 311 を抜き、ビアパターンを形成する。

【0109】

次に、図 4（d）に示すように、第 2 のバリアメタル膜 326 および第 2 の導体膜 327 を形成した。

【0110】

第 2 のバリアメタル膜 326 は Ta、Ta₂N₅、TiN 等から構成される膜であり、スパッタリング法または CVD 法により形成される。第 2 の導体膜 327 は Cu 膜または、Cu 合金膜であり、スパッタリング法、CVD 法、メッキ法により形成される。

【0111】

その後、図 5（a）に示すように CMP によりハードマスク膜上のバリアメタル膜 326、第 2 の導体膜 327 を除去し第 1 の導体プラグ 328 を形成した。

【0112】

その後、図 5（b）のように、その上に第 2 のエッチングストッパ 314 を形成する。

【0113】

さらに図 5（c）のように、第 3 の SiOCH 膜 317 を形成し、その上に第 3 のハードマスク膜 318 を形成した。その上に反射防止膜 325 を形成し、さらにその上から、第 3 のフォトレジスト 319 で第 2 の配線溝用レジストパターン 320 を形成した。

【0114】

図5 (d) のようにフォトレジストマスク 319により、第3のハードマスク膜 318、および第3のSiOCH膜 317をエッチング加工し、第3のフォトレジスト 319を剥離後、全面エッチバックにより、第2のエッチングストッパ 314の配線パターンを抜いた。

【0115】

ここにおいても、第2のエッチングストッパ膜 314は、省略できる。この場合も、第3のフォトレジスト 319をマスクにエッチングすればよい。しかしながら、この場合は、フォトレジストの除去に酸素によるアッシングを使うと銅の表面が酸化するので有機溶剤を用いる必要がある。

【0116】

続いて、図6 (a) のように、第3のバリアメタル 321を形成し、第3の導体膜 322を形成した。

図6 (b) のように、CMPによりハードマスク膜上のバリアメタル膜 321、第3の導体膜 322を除去し第2の配線 324を形成した。

【0117】

図6 (c) のように、第2のバリア絶縁膜 323を形成した。

【0118】

上記、図4 (a) から図6 (c) を順次繰り返すことにより、多層化配線を形成することができる。

【0119】

本実施例では、上層配線、下層配線及び、上層配線と下層配線とを接続する接続プラグとは全てCu膜または、Cu合金膜で形成されているが、必ずしもCu又はCu合金である必要はなく、銀または、銀含有合金であっても良い。さらに、少なくとも、上層配線、下層配線及び、上層配線と下層配線とを接続する接続プラグのいずれかが1つがCu膜または、Cu合金膜で形成されていても良い。

【0120】

また、Cu含有合金は、Si、Al、Ag、W、Mg、Be、Zn、Pd、Cd、Au、Hg、Pt、Zr、Ti、Sn、Ni、およびFeからなる群から選

択された1以上の金属を含有しても良い。

【0121】

バリアメタル層は、Ti、TiN、TiSiN、Ta、Ta₂N₅、およびTaSiNからなる群の1以上のバリアメタルからなっている。

【0122】

以上は、これから説明するデュアルダマシン構造においても同様である。

(実施例2)

次に実施例2として、デュアルダマシン構造を図7の部分断面図を用いて説明する。

【0123】

この半導体装置は、Si基板上に形成されたMOSトランジスタ等の素子を覆う下地絶縁膜401上に第1のエッチングストッパ402を30nm～150nm、その上に、第1のSiOCH膜403を200～500nm、その上に第1のハードマスク膜404を50～200nmその積層絶縁層に第1の銅配線410が形成されており、その銅配線の上部を覆うように、第2のバリア絶縁膜411が30nm～150nm形成されている。その上に第2のSiOCH膜412が200～500nm異層間絶縁膜として、形成されている。さらにその上層には、第2のエッチングストッパ413を30nm～150nm、その上に第3のSiOCH膜414を200～500nm、第2のハードマスク膜417が50～200nm形成されている。その積層絶縁膜には第2の銅配線422が形成されており、その上に第2のバリア絶縁膜423が30nm～150nm形成されている。

【0124】

その上層はこの繰り返しが行われ、デュアルダマシン構造の多層化配線が形成される。

【0125】

デュアルダマシン構造においても、シングルダマシン構造と同様に、エッチングストッパ膜は省略できる。

【0126】

次に、図7のデュアルダマシン構造の製造方法を、図面を用いて説明する。

【0127】

図8(a)～図9(c)はビアファースト法による製造方法を示す工程断面図である。

【0128】

図10(a)～図11(d)は、ミドルファースト法による製造方法を示す工程断面図である。

【0129】

図12(a)から図14(a)はトレンチファースト法による製造方法を示す工程断面図である。

【0130】

ビアファースト法によるデュアルダマシン構造の製造方法を図8(a)～図9(c)を参照して説明する。

【0131】

図3(a)から図3(d)と同様に、第1のCu配線510を形成した。次に、図8(a)に示すように第2のSiCHN膜511を形成し、その上に第2のSiOCH膜512、第3のSiCHN膜513、第3のSiOCH膜514、第2のSiO₂膜515を形成し、その上に反射防止膜516を形成した。フォトレジスト517を、露光・現像を行ない、ビア用レジストパターン518を形成した。

【0132】

次に、フォトレジスト517をマスクにして、第2のSiO₂膜515、第3のSiOCH膜514、第3のSiCHN膜513、第2のSiOCH膜512をエッチング除去し、第2のSiCHN膜511でエッチストップさせた。その後、フォトレジスト517を剥離した(図8(b))。

【0133】

図8(c)に示すように、反射防止膜519を塗布し、次に、フォトレジスト520に塗布・露光・現像を行ない、第2の溝配線用レジストパターン521を形成した。

【0134】

図8 (d) のように、フォトリジスト520をマスクにして、第2のSiO₂膜515、第3のSiOCH膜514をエッチングした。そして第3のSiCHN膜513でエッチストップさせた。その後、フォトリジスト520除去し、再度エッチバックし、第2のSiCHN膜511および第3のSiCHN膜513をエッチングした。この際のエッチングは若干オーバー目にエッチングするので、第2のSiOCHも一部エッチング除去される。

【0135】

そして、図9 (a) のように、第2のTa/TaN膜522を成膜し、その後、第2のCu膜523を成膜した。

図9 (b) に示すように、CMPを行い、溝配線以外のメタルを、除去し、第2のCu配線523を形成した。

【0136】

次に、図9 (c) のように、第4のSiCHN膜525を成膜した。

【0137】

次にミドルファースト法によるデュアルダマシン構造の製造方法を図10 (a) ~図11 (d) に記載する。

【0138】

図3 (a) から図3 (d) と同様に、第1のCu配線610を、形成した。次にその上に第2のSiCH膜611を形成し、さらに、第2のSiOCH膜612を形成した。そのうえに第3のSiCH膜613を形成した (図10 (a))

。

【0139】

図10 (b) に示すように、第3のSiCH膜613上にビア用レジストパターン615のフォトリジスト614を形成した。

【0140】

図10 (c) のように、フォトリジスト614をマスクに第3のSiCH膜613をエッチングし、その後アッシングおよび有機剥離を行った。それらの上に第3のSiOCH膜616、第3のSiO₂膜617を形成した。

【0141】

次に、図10 (d) のように、第2の溝配線用レジストパターン619にフォトレジスト618を形成した。

【0142】

図11 (a) のように、フォトレジスト618をマスクに、第3のSiO₂膜617、第3のSiOCH膜616そして第3のSiCH膜613をマスクにして、第2のSiOCH膜612を加工した。その後エッチバックにより、第2のSiCH膜611をエッチングした。

【0143】

図11 (b) のように、第2のTa/TaN膜620を成膜した。さらに、第2のCu膜621を成膜した。その後、図11 (c) のように、CMPにより、溝配線以外のメタルを除去し、第2のCu配線623を形成し、その後図11 (d) のように、第4のSiCH膜622を形成した。

【0144】

次にトレンチファースト法によるデュアルダマシン構造の製造方法を図12 (a) ~ 図14 (a) に記載する。

【0145】

図3 (a) から図3 (d) と同様に、第1層目のCu配線710を、形成した。

【0146】

次に、図12 (a) のように、第2のSiCH膜711、第2のSiOCH膜712、第3のSiCHN膜713、第3のSiOCH膜716、第1のSiO₂膜717、を形成した。その上に反射防止膜725、を形成し、その上に、第2溝配線用レジストパターン719にフォトレジスト718を形成した。

図12 (b) のように、フォトレジストマスクにより、第1のSiO₂膜717、第3のSiOCH膜716をエッチングし、第3のSiCH膜713でエッチストップし、続いて、フォトレジストをアッシングし、有機剥離にて、除去した。

【0147】

図12(c)のように、全面をエッチバックし、第3のSiCH膜713をエッチングした。

【0148】

次に図12(d)のようにビア用レジストパターン715にフォトレジスト714を形成した。

【0149】

図13(a)のように、フォトレジスト714をマスクに、第2のSiOCH膜716をエッチングし、第2のSiCH膜713でエッチストップした後、フォトレジストをアッシングし、有機剥離した。その後、図13(b)のように、全面をエッチバックし、第2のSiCH膜711を抜いた。

【0150】

図13(c)のように、第2のTa/TaN膜720を成膜、その後、第2のCu膜721を成膜した。その後、図13(d)のように、CMPにより、第2の銅配線723以外のメタルを除去した後、図14(a)のように、その上にSiCH膜722を成膜した。

【0151】

尚、前述の実施例1及び2において、SiCHとSiCHNは等価であり置きかえても何ら問題は起こらない。

(実施例3)

SiCHおよびSiCHN絶縁膜を半導体装置のバリア絶縁膜として適用した場合の実施例3について示す。

【0152】

図2に記載の半導体装置の絶縁膜202、211、214、223としてSiCHを適用した。

【0153】

SiCH膜としては、膜中にビニル基を含有した比誘電率3.8のものをを用いた。得られた積層構造において、450℃までの耐熱性を調べたところ、450℃加熱時もビア歩留まりの劣化なくきわめて良好な特性を示した。また実効比誘電率は、3MSを用いて堆積した比誘電率4.5のSiCHを用いた半導体装置

に比べて10%の低減が見られた。

【0154】

図2に記載の半導体装置のの絶縁膜202、211、214、223として第3の実施の形態であるSiCHNを適用した。

【0155】

SiCHN膜として膜中にビニル基を含有した比誘電率4.2のものをを用いた。得られた積層構造において、450℃までの耐熱性を調べたところ、450℃加熱後もビア歩留まりの劣化なくきわめて良好な特性を示した。また実効比誘電率は、3MSを用いて堆積した比誘電率5のSiCHを用いた半導体装置に比べて10%の低減が見られた。

【0156】

【発明の効果】

本発明は、低誘電率かつ高品質のSiOCH膜の製造方法を提供する。また上記SiOCH膜を半導体装置の多層配線の低誘電率絶縁膜に適用することにより、配線の信頼性を保ったまま、実効比誘電率が小さくなる構造を提供できる。

【0157】

本発明の、低誘電率かつ高品質のSiCHおよびSiCHNバリア絶縁膜の製造方法を提供する。また上記SiCHおよびSiCHN膜を半導体装置の多層配線のバリア絶縁膜に適用することにより、配線の信頼性を保ったまま、実効比誘電率が小さくなる構造を提供できる。

【0158】

更に、出来上がった膜質が従来のSiC膜およびSiCN膜よりも膜中に含まれる炭素含有量が多いため、図21に示すように、SiOC膜、SiOCH膜に対し高いエッチング選択比が得られる。

【0159】

従来と本発明のSiOCH/SiCHN膜のエッチング選択比のそれぞれのデータを、図21に示す。エッチングガスはCF系のガスを用いた。3MSとNH₃と、Heで成膜したSiCN膜は、膜中の炭素含有量が少なく、SiOC膜とのエッチング選択比が8と十分に得られなかった。それに対し、TMVSを用い

たSiCHN膜は、約15と十分なエッチング選択比が得られた。そのときの0.2μmビア径の500K個チェーンの歩留まりを図22に示す。

【0160】

図22は、ビアファースト法で形成したデュアルダマシン配線のビア歩留まりである。従来の3MSで形成したSiCN膜では、ビア歩留まりが約80%であったのに対し、TMVSで形成した、SiCHNでは、約98%の歩留まりが得られた。

【0161】

ここでは、ビアファースト法によるDDのビア歩留まりのデータを示したが、ミドルファーストによる、DDでも、本発明のTMVSによるSiCH膜のほうが、高歩留まりが得られた。

【0162】

更に、トレンチファーストによるDD配線での配線抵抗を図23に示す。

【0163】

本発明のTMVSを用いたSiCHNの膜構造での層抵抗のばらつきで効果が確認された。層抵抗のばらつきの低減もエッチングストップ膜のエッチング選択比が改善したことによるもので、図23に示すように、従来の3MSを用いたSiCHN膜のエッチングストップは、75から90Ω間でばらつきがあったが本願のTMVSを用いたSiCHN膜ではその約半分のばらつきに抑えられた。

【図面の簡単な説明】

【図1】

ダマシン構造の説明図。

【図2】

本発明の第1の実施の形態図。

【図3】

本発明のシングルダマシンのプロセスフローの説明図(1)。

【図4】

本発明のシングルダマシンのプロセスフローの説明図(2)。

【図5】

本発明のシングルダマシンのプロセスフローの説明図（3）。

【図 6】

本発明のシングルダマシンのプロセスフローの説明図（4）。

【図 7】

本発明の第 2 の実施の形態図。

【図 8】

本発明のデュアルダマシンのビアファーストプロセスフローの説明図（1）。

【図 9】

本発明のデュアルダマシンのビアファーストプロセスフローの説明図（2）。

【図 10】

本発明のデュアルダマシンのミドルファーストプロセスフローの説明図（1）。

【図 11】

本発明のデュアルダマシンのミドルファーストプロセスフローの説明図（2）。

【図 12】

本発明のデュアルダマシンのトレンチファーストプロセスフローの説明図（1）。

【図 13】

本発明のデュアルダマシンのトレンチファーストプロセスフローの説明図（2）。

【図 14】

本発明のデュアルダマシンのトレンチファーストプロセスフローの説明図（3）。

【図 15】

従来のデュアルダマシンのビアファーストプロセスフローの説明図（1）。

【図 16】

従来のデュアルダマシンのビアファーストプロセスフローの説明図（2）。

【図 17】

本発明で用いた、平行平板型プラズマCVDの構成図。

【図18】

各種ガスによるSiOCH膜の比誘電率。

【図19】

各種ガスによるSiCH膜の比誘電率。

【図20】

原料ガス分子量と、SiCH膜の密度および組成の関係を示す図。

【図21】

SiOCHとSiCHN膜のエッチング選択比。

【図22】

本発明と従来技術のビアチェーン歩留まり比較。

【図23】

本発明と従来技術の配線抵抗ばらつき比較。

【符号の説明】

- 0001 SiOに下地層間絶縁膜
- 0002 SiO₂配線溝層間膜
- 0003 エッチングストッパSiN絶縁膜
- 0007 Cu配線
- 0012 SiN膜（拡散防止絶縁膜）
- 0010 絶縁膜
- 1 上部電極
- 2 下部電極
- 4 高周波電源
- 5 気体導入部
- 6 ガス排気部
- 201 下地絶縁膜
- 202 第1のエッチングストッパ膜
- 203 第1のSiOCH膜
- 204 第1のハードマスク膜

- 2 1 0 第 1 の銅配線
- 2 1 1 第 1 のバリア絶縁膜
- 2 1 2 第 2 の S i O C 膜
- 2 1 3 第 2 のハードマスク膜
- 2 1 4 第 2 のエッチングストッパ膜
- 2 1 7 第 3 の S i O C
- 2 1 8 第 3 のハードマスク膜
- 2 2 3 第 2 のバリア絶縁膜
- 2 2 4 第 2 の銅配線
- 2 2 8 銅プラグ
- 3 0 1 下地絶縁膜
- 3 0 2 第 1 のエッチングストッパ膜
- 3 0 3 第 1 の S i O C H 膜
- 3 0 4 第 1 のハードマスク膜
- 3 0 5 第 1 のフォトレジスト
- 3 0 6 溝パターン
- 3 0 7 第 1 の配線溝パターン
- 3 0 8 第 1 のバリアメタル膜
- 3 0 9 第 1 の導体膜
- 3 1 0 第 1 の銅配線
- 3 1 1 第 1 のバリア絶縁膜
- 3 1 2 第 2 の S i O C H 膜
- 3 1 3 第 2 のハードマスク膜
- 3 1 4 第 2 のエッチングストッパ
- 3 1 5 フォトレジスト
- 3 1 6 ビア用レジストパターンク膜
- 3 1 7 第 3 の S i O C H 膜
- 3 1 8 第 3 のハードマス
- 3 1 9 第 3 のフォトレジスト

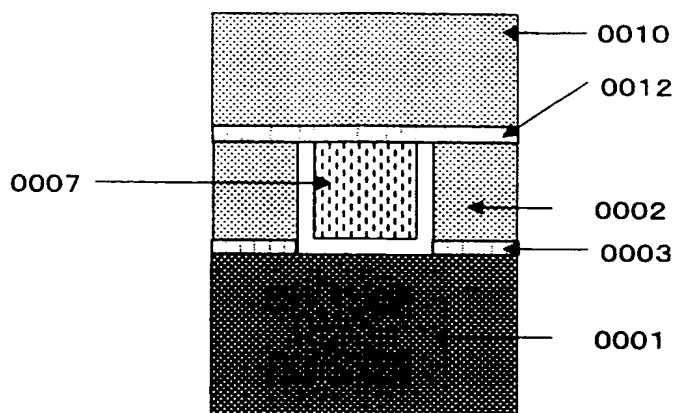
- 3 2 0 第 2 の配線溝用レジストパターン
- 3 2 1 第 3 のバリアメタル
- 3 2 2 第 3 の導体膜
- 3 2 3 第 2 のバリア絶縁膜
- 3 2 4 第 2 の配線
- 3 2 5 反射防止膜
- 3 2 6 第 2 のバリアメタル膜
- 3 2 7 第 2 の導体膜
- 3 2 8 第 1 の導体プラグ
- 4 0 1 下地絶縁膜
- 4 0 2 第 1 のエッチングストッパ
- 4 0 3 第 1 の S i O C H 膜
- 4 0 4 第 1 のハードマスク膜
- 4 1 0 第 1 の銅配線
- 4 1 1 第 2 のバリア絶縁膜
- 4 1 2 第 2 の S i O C H 膜
- 4 1 3 第 2 のエッチングストッパ
- 4 1 4 第 3 の S i O C H 膜
- 4 1 7 第 2 のハードマスク膜
- 4 2 2 第 2 の銅配線
- 4 2 3 第 2 のバリア絶縁膜
- 5 1 0 第 1 の C u 配線
- 5 1 1 第 2 の S i C H N 膜
- 5 1 2 第 2 の S i O C H 膜
- 5 1 3 第 3 の S i C H N 膜
- 5 1 4 第 3 の S i O C H 膜
- 5 1 5 第 2 の S i O₂ 膜
- 5 1 6 反射防止膜
- 5 1 7 フォトレジスト

- 518 ビア用レジストパターン
- 519 反射防止膜
- 520 フォトレジスト
- 521 の溝配線用レジストパターン
- 522 第2のTa/TaN膜
- 523 第2のCu膜
- 524 第2のCu配線
- 525 第4のSiCHN膜
- 610 第1のCu配線
- 611 第2のSiCH膜
- 612 第2のSiOCH膜
- 613 第3のSiCH膜
- 614 フォトレジスト
- 615 ビア用レジストパターン
- 616 第3のSiOCH膜
- 617 第3のSiO₂膜
- 618 フォトレジスト
- 619 第2の溝配線用レジストパターン
- 620 第2のTa/TaN膜
- 621 第2のCu膜
- 622 第4のSiCH膜
- 623 第2のCu配線
- 710 第1の銅配線
- 711 第2のSiCH膜
- 712 第2のSiOCH膜
- 713 第3のSiCH膜
- 714 フォトレジスト
- 715 ビア用レジストパターン
- 716 第3のSiOCH膜

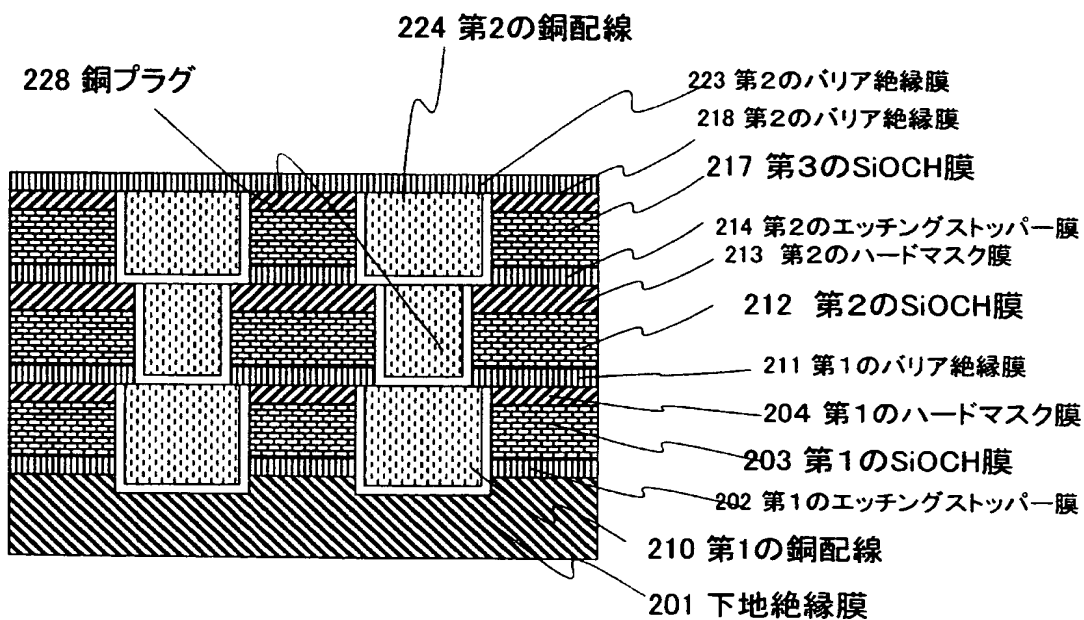
- 717 第1のSiO₂膜
- 718 フォトレジスト
- 719 第2溝配線用レジストパターン
- 720 第2のTa/TaN膜
- 721 第2のCu膜
- 723 第2の銅配線
- 725 反射防止膜
- 801 下層絶縁膜
- 802 第1のSiC膜
- 803 第2のSiOCH膜
- 804 第1のSiO₂膜
- 805 第1の銅配線
- 806 第2のSiCN膜
- 807 第2のSiOC膜
- 808 第3のSiCN膜
- 809 第3のSiOC膜
- 810 第2のSiO₂膜
- 811 反射防止膜
- 812 フォトレジスト
- 813 ビアパターン用レジスト
- 818 フォトレジスト
- 819 第2の溝配線用レジストパターン
- 825 反射防止膜
- 831 銅の酸化膜

【書類名】 図面

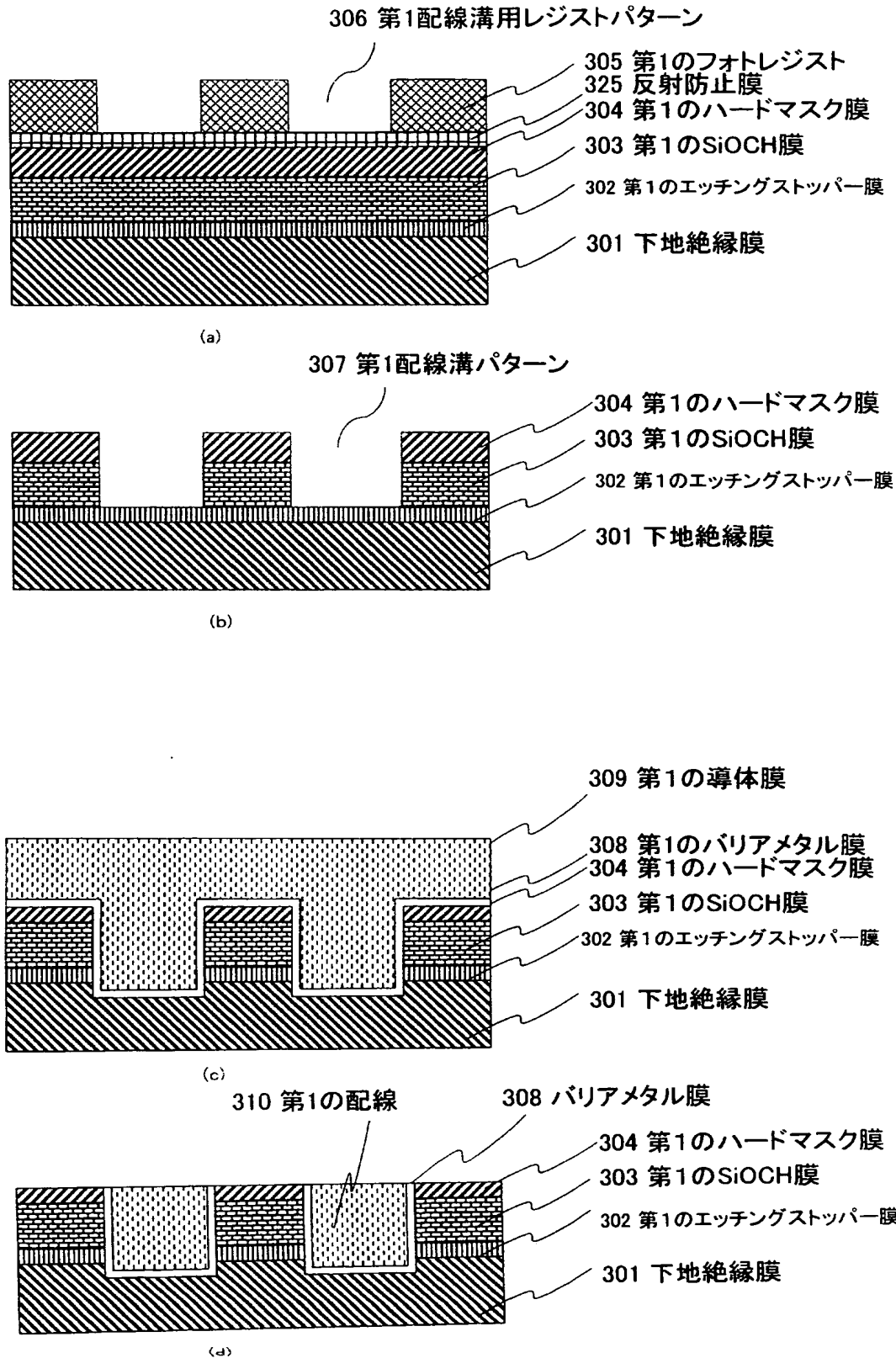
【図 1】



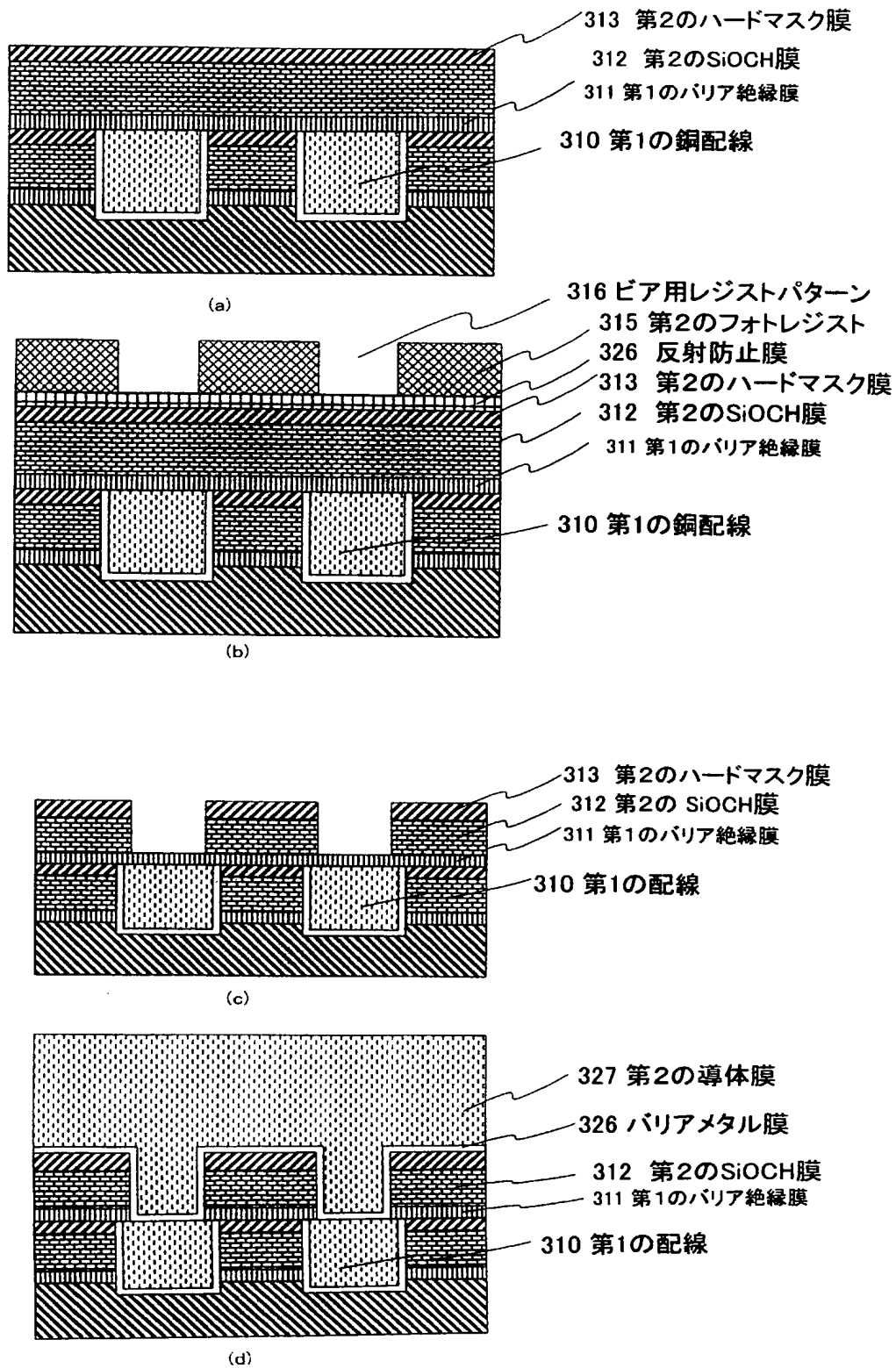
【図 2】



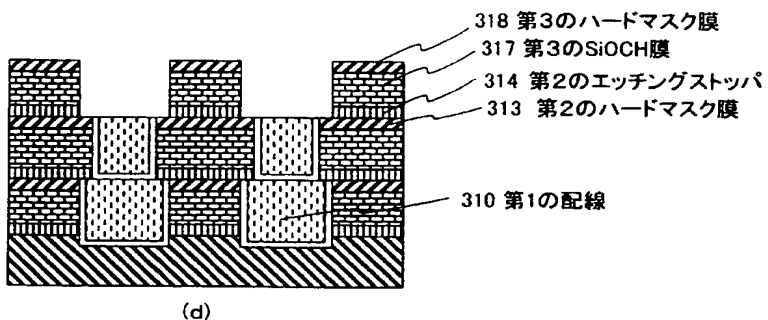
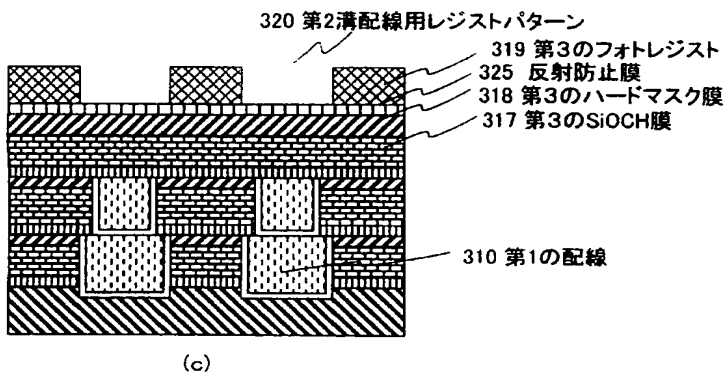
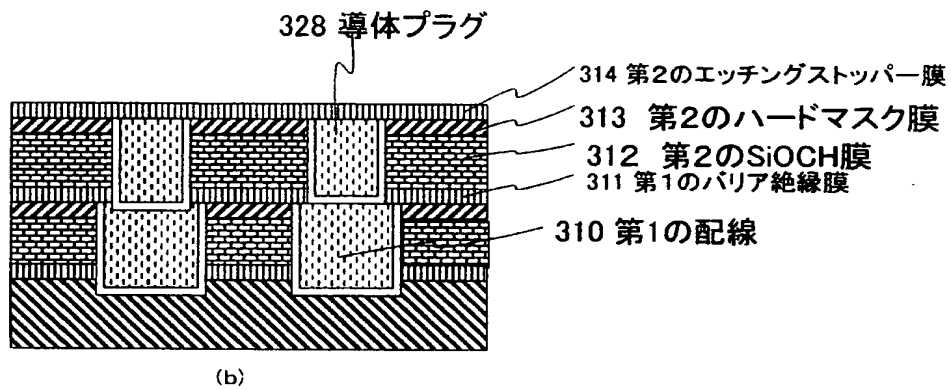
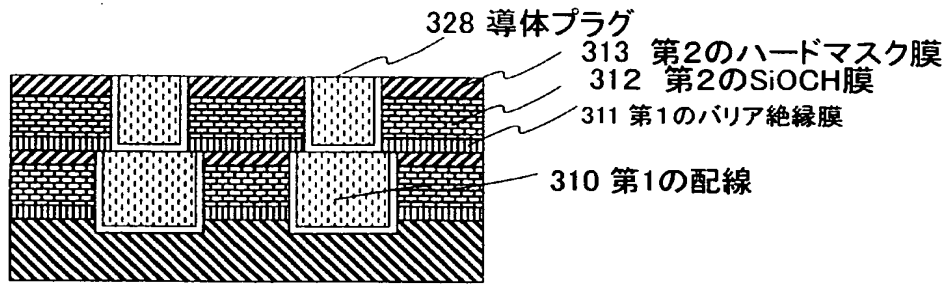
【図 3】



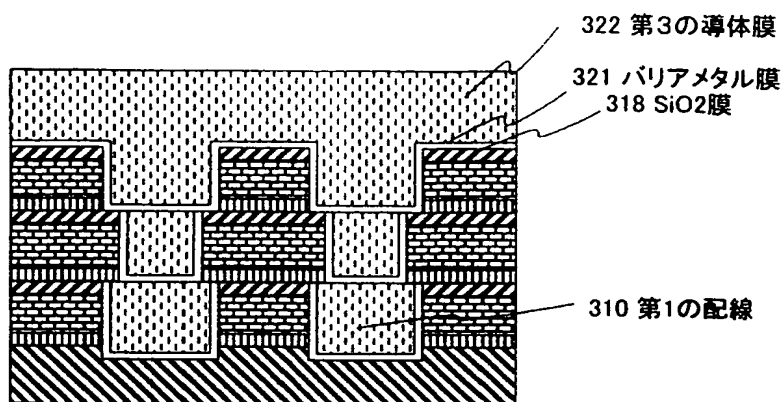
【図 4】



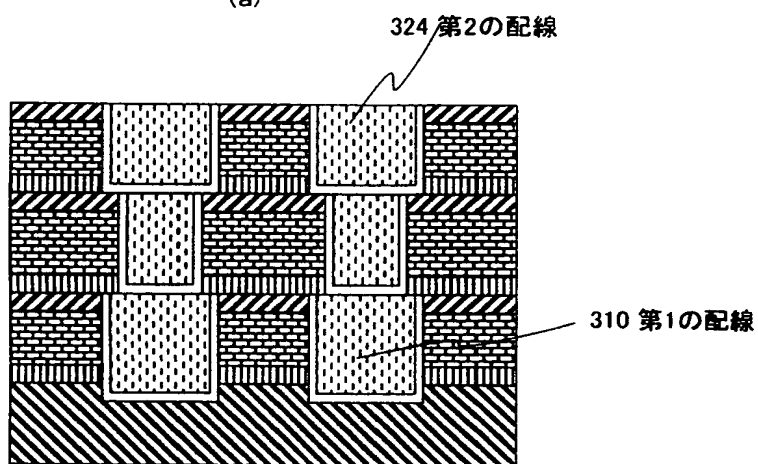
【図 5】



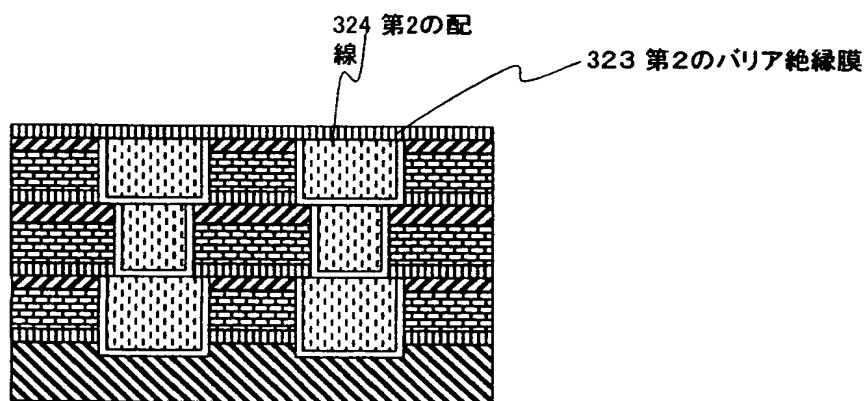
【図 6】



(a)

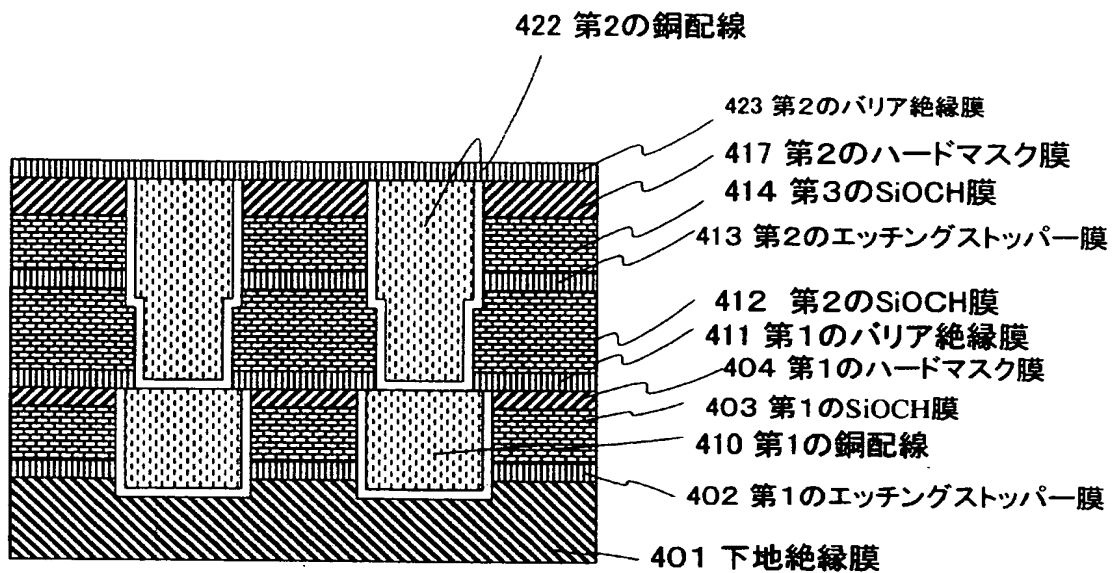


(b)

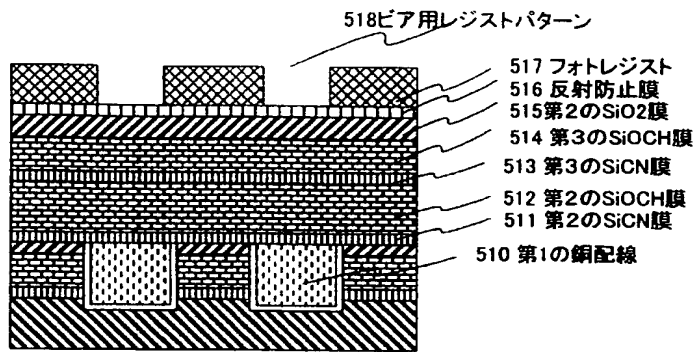


(c)

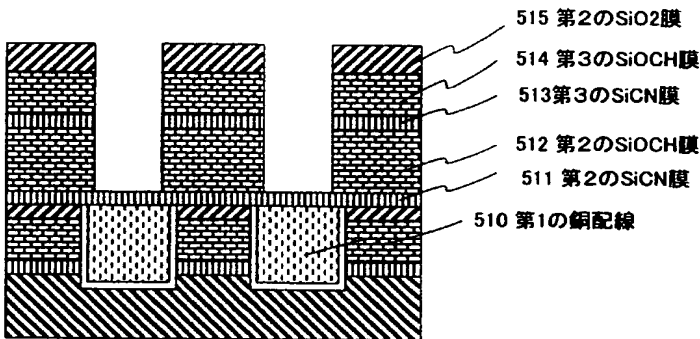
【図 7】



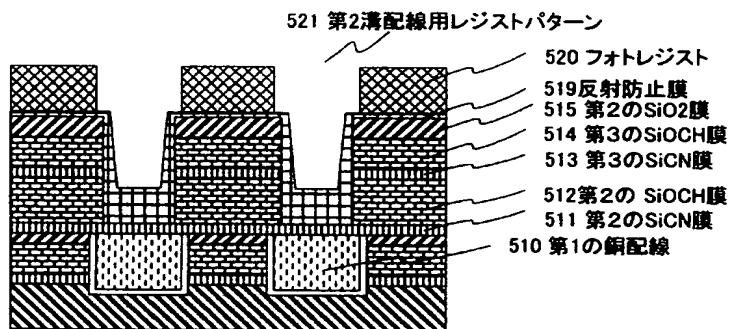
【図 8】



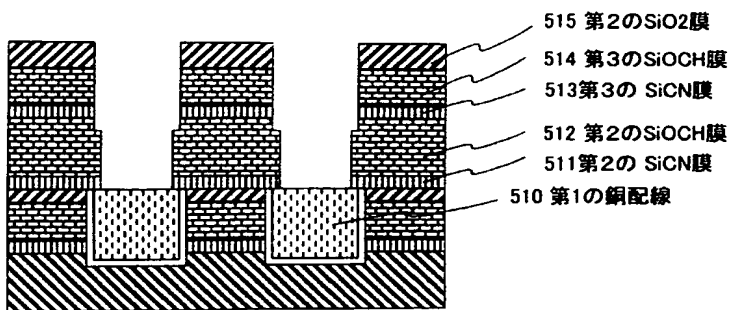
(a)



(b)

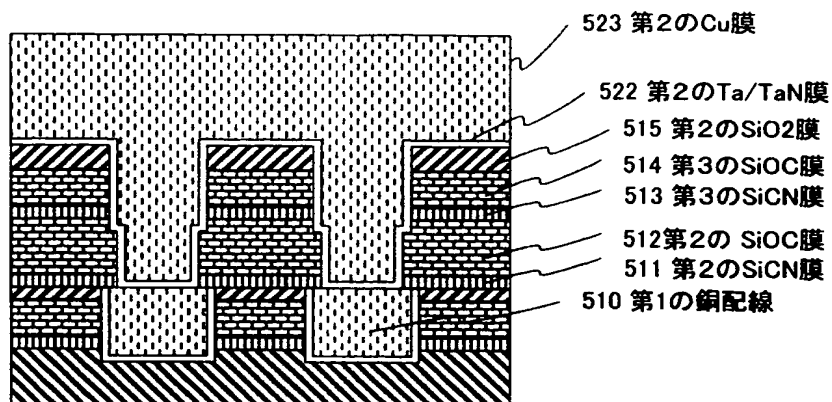


(c)

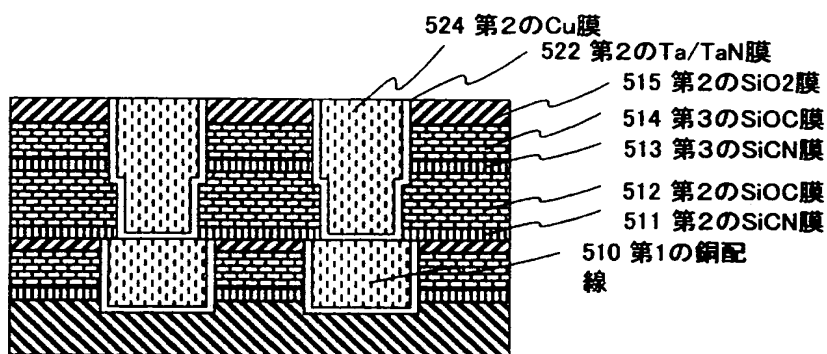


(d)

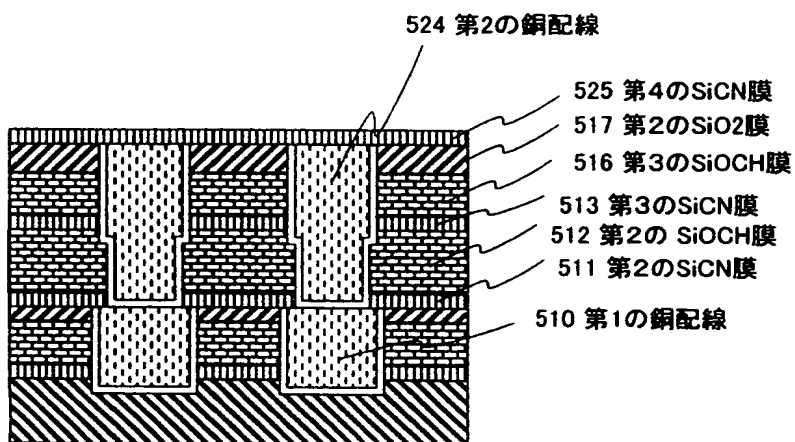
【図 9】



(a)

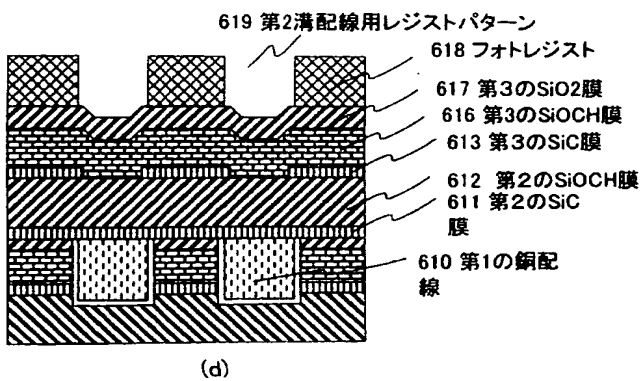
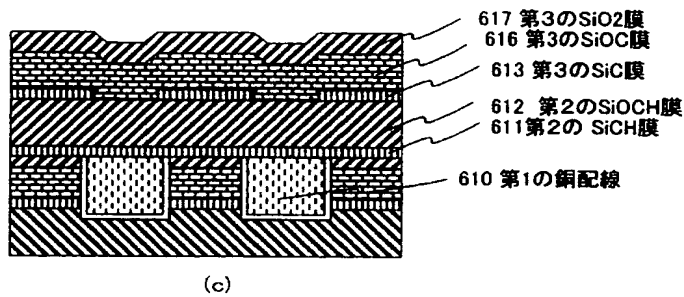
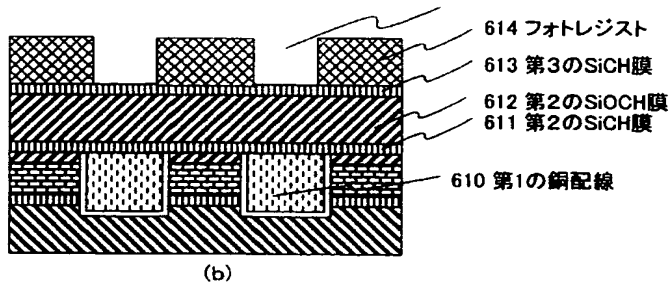
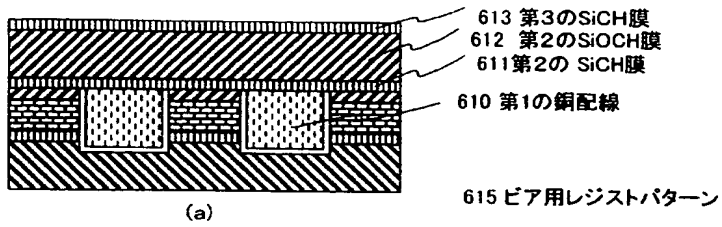


(b)

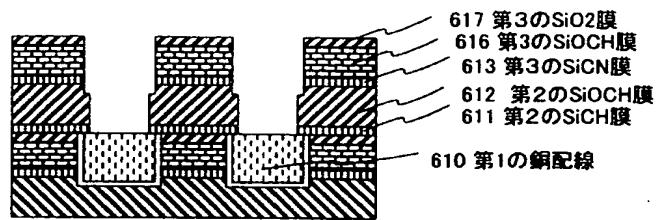


(c)

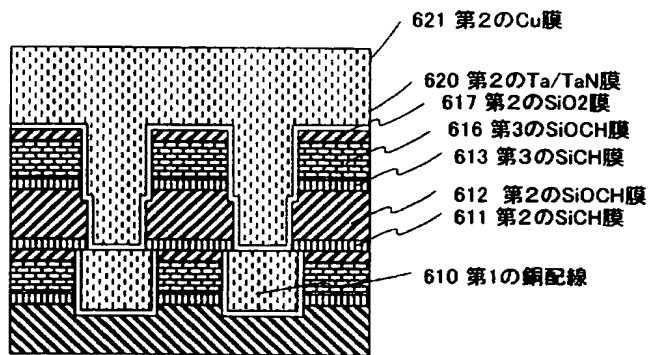
【図 10】



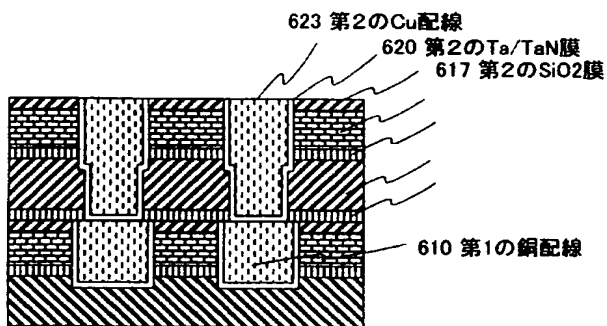
【図 11】



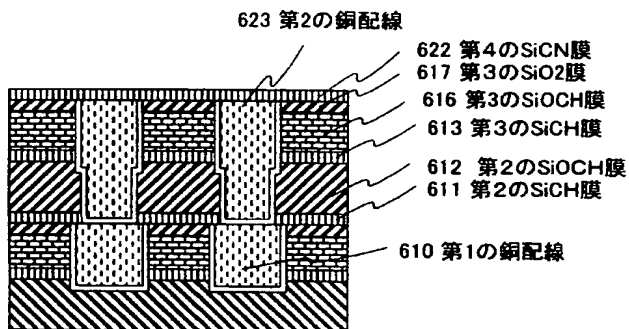
(a)



(b)

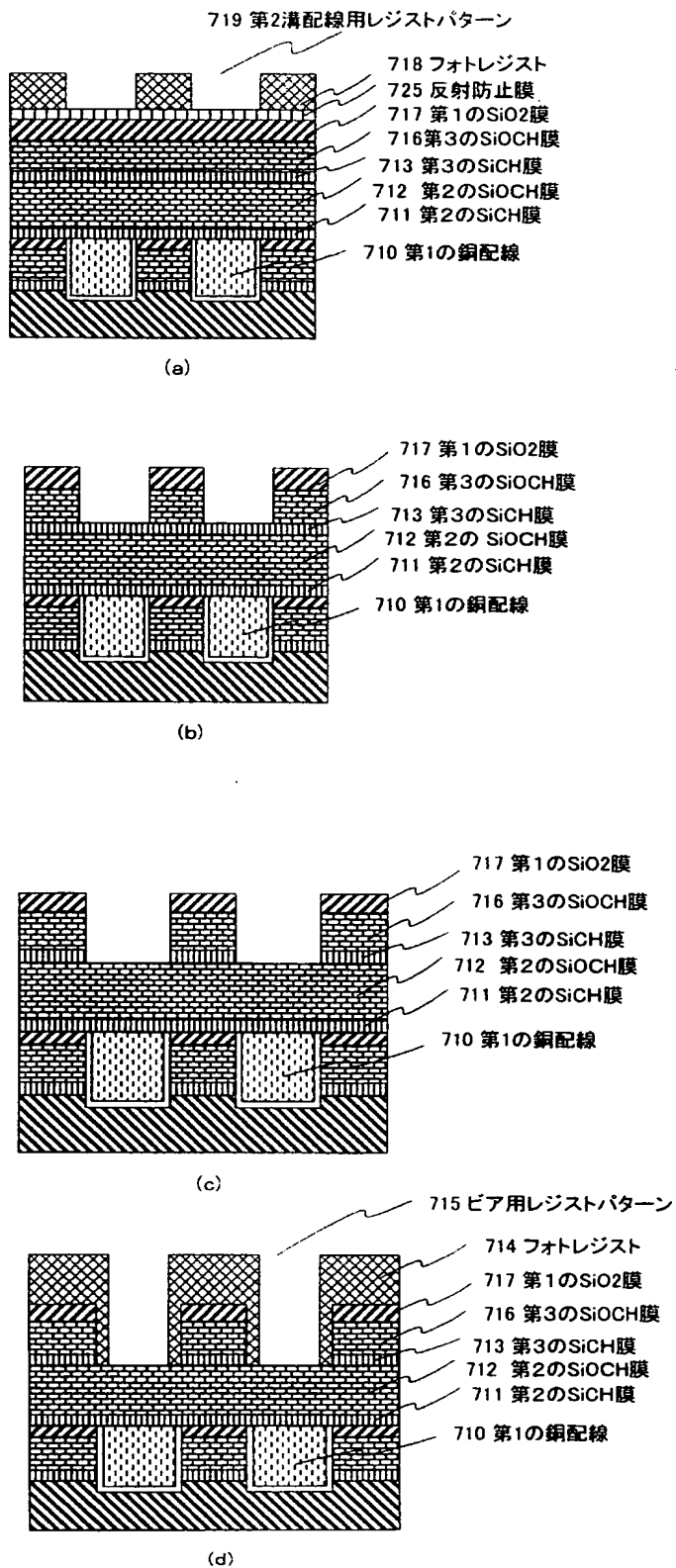


(c)

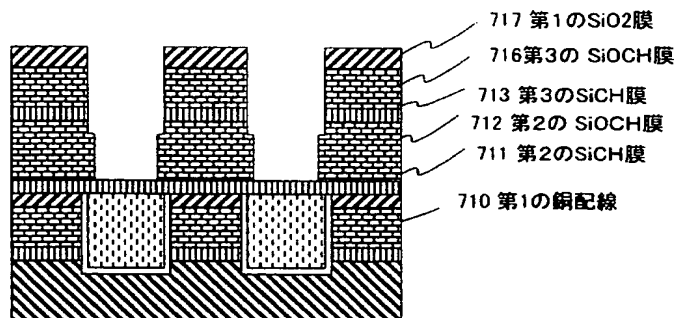


(d)

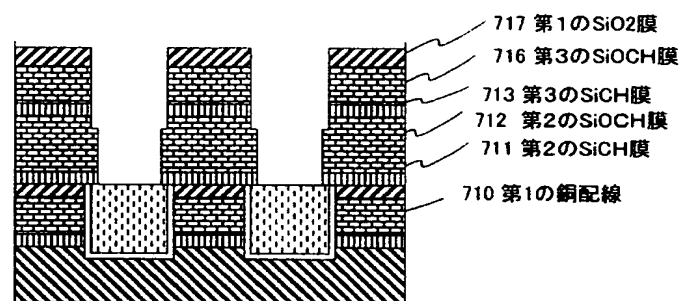
【図 12】



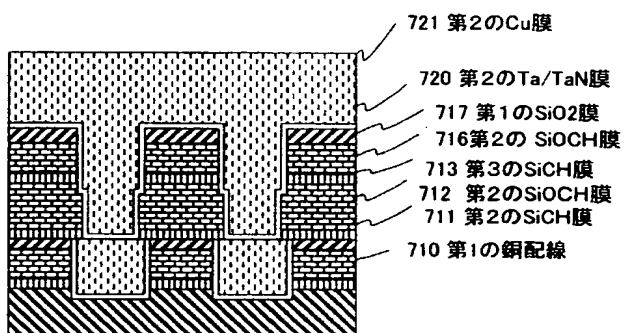
【図 13】



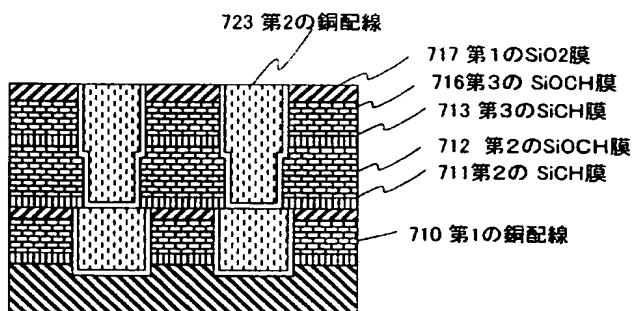
(a)



(b)

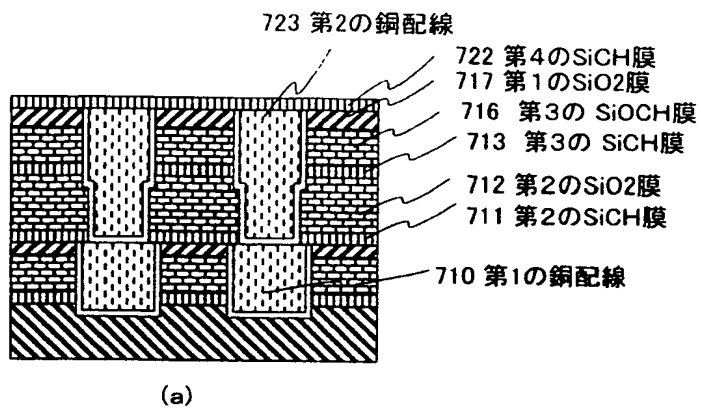


(c)

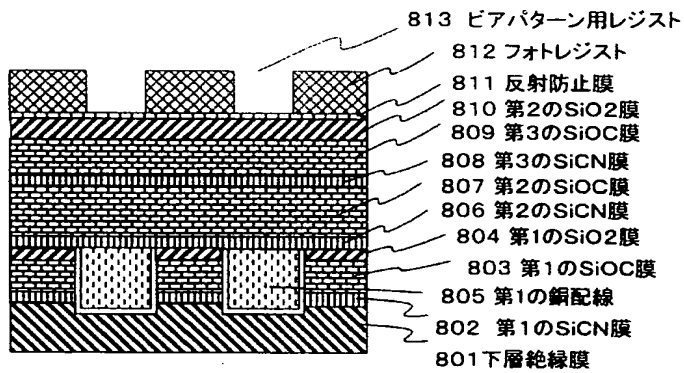


(d)

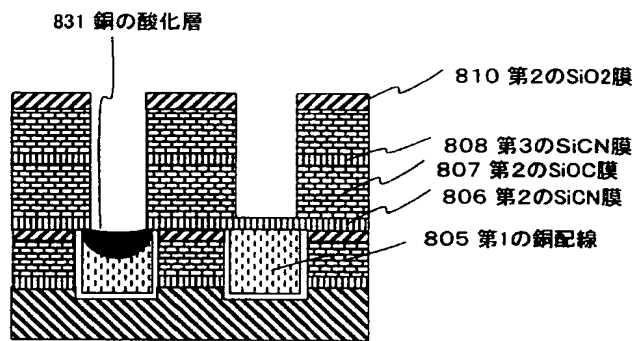
【図 14】



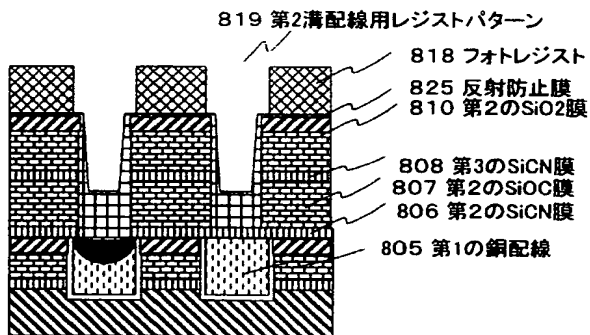
【図 15】



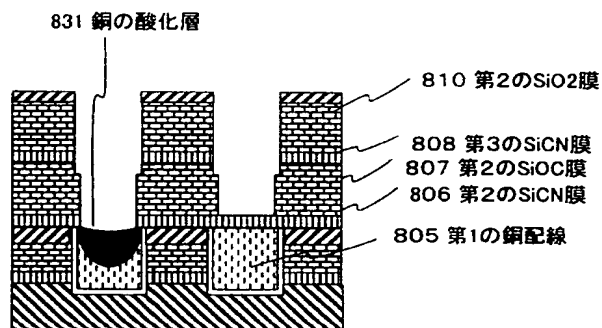
(a)



(b)

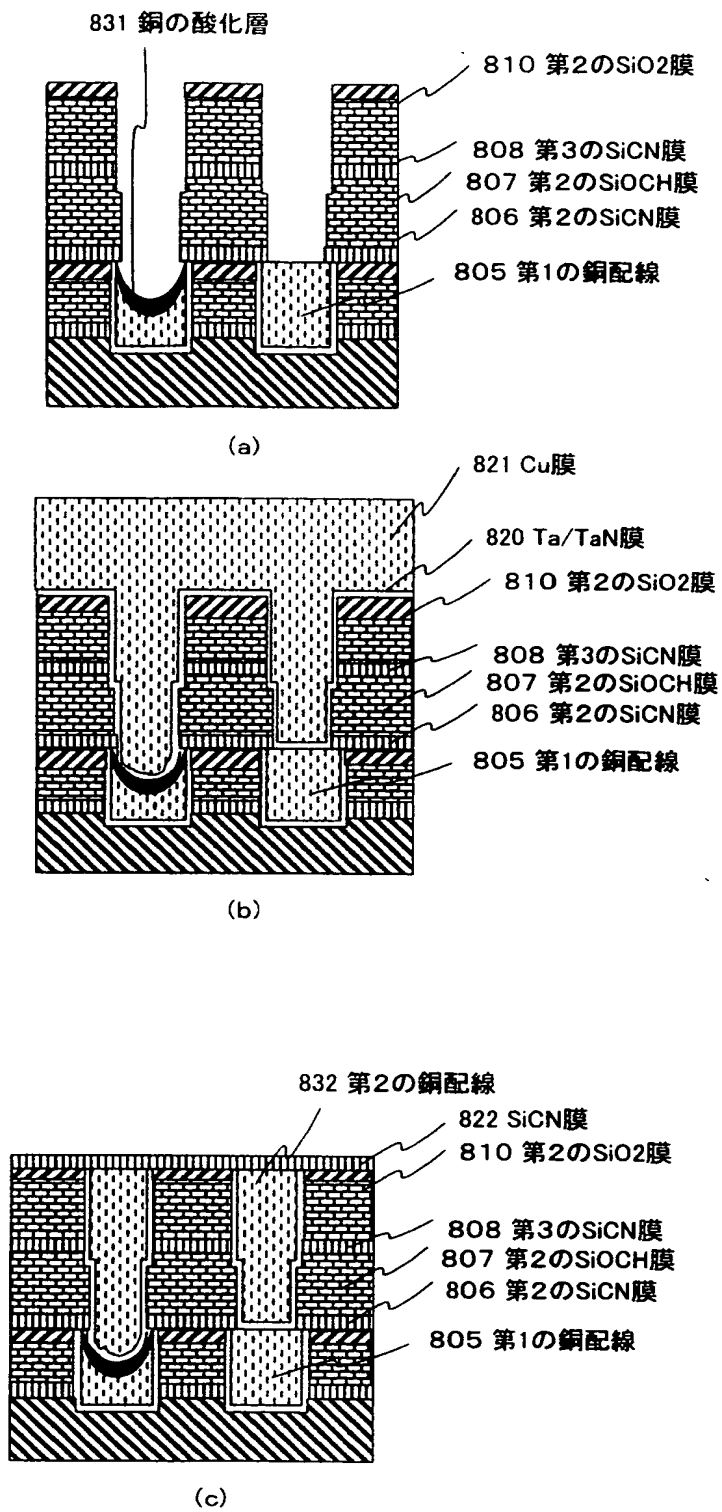


(c)

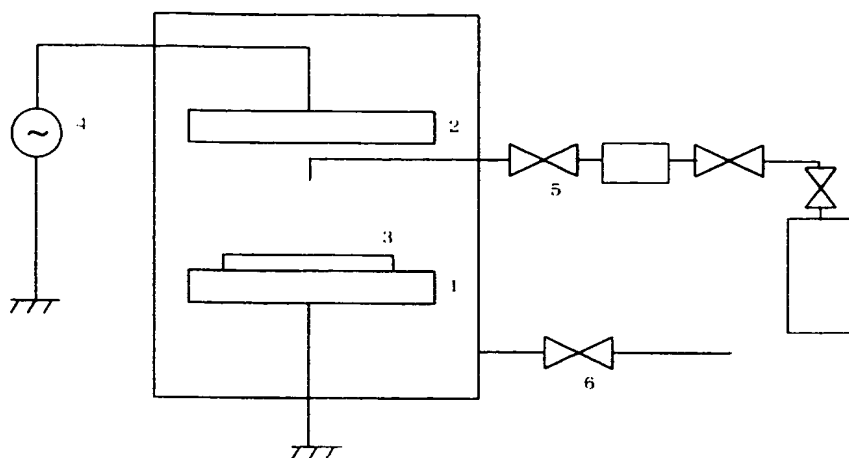


(d)

【図 16】

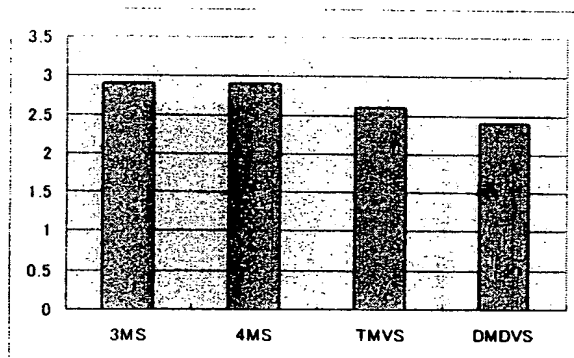


【図 17】



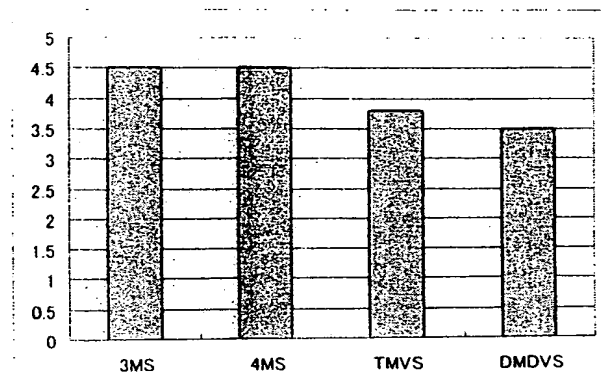
1: 下部電極、2: 上部電極、3: シリコン基板、4: 高周波電源
 5: ガス導入部、6: ガス排気部

【図 18】



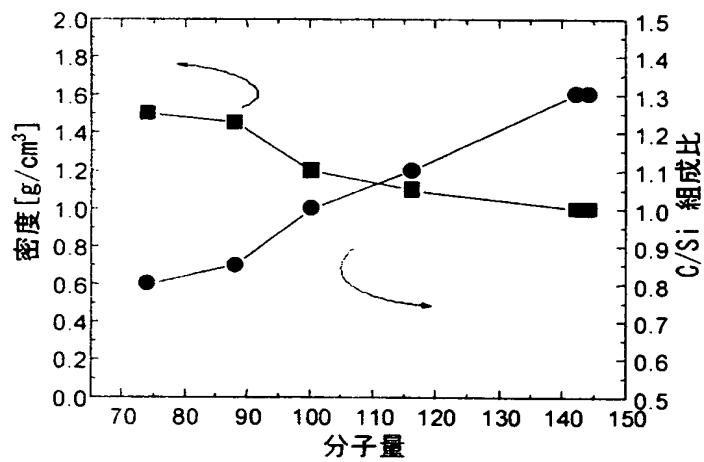
各種ガスによるSiOC膜、SiOCH膜の比誘電率

【図 19】



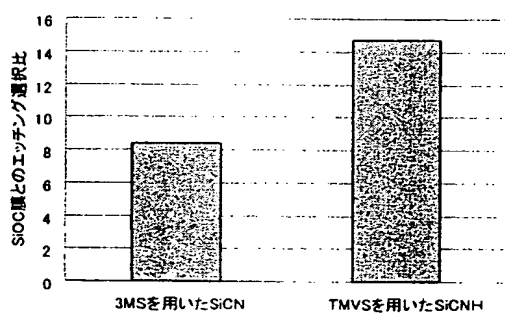
各種ガスによるSiC膜、SiCH膜の比誘電率

【図 20】

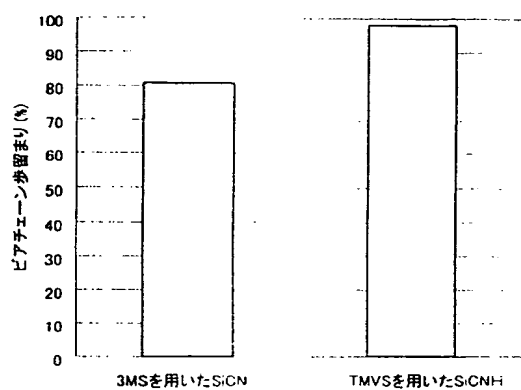


原料ガス分子量とSiCH膜の密度および組成との関係を示す図である

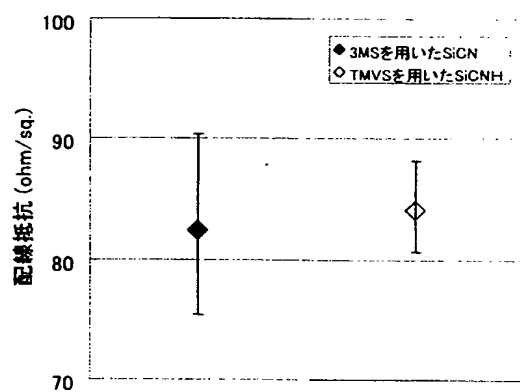
【図 21】



【図 22】



【図 23】





【書類名】 要約書

【要約】

【課題】 現在、一般的に検討されている SiC や SiCN は比誘電率が 4.5 から 5 程度、SiOC は 2.8 から 3.0 程度である。

デバイスの縮小化により、配線サイズと配線間隔の微細化が更に進むと、比誘電率の更なる低減が求められている。

また、SiOC と SiCN 及び、SiC とのエッチング選択比が小さいために、エッチングストッパ膜として、SiCN 及び SiC を用いた場合、金属配線層の表面が、フォトリソを除去する際に酸化し、接続抵抗が高くなるという問題がある。

【構成】 少なくとも C/Si 比が 5 以上で、且つ、分子量が 100 以上の有機シランを原料として形成された、SiOCH、SiCNH 及び、SiCH からなる有機絶縁膜、及び、該有機絶縁膜を用いた半導体装置、特に、溝構造を有する半導体装置に関するものである。

【選択図】 図 2



特願 2 0 0 3 - 0 0 6 2 8 5

出 願 人 履 歴 情 報

識別番号

[3 0 2 0 6 2 9 3 1]

1. 変更年月日

2 0 0 2 年 1 1 月 1 日

[変更理由]

新規登録

住 所

神奈川県川崎市中原区下沼部 1 7 5 3 番地

氏 名

N E C エレクトロニクス株式会社



特願 2 0 0 3 - 0 0 6 2 8 5

出 願 人 履 歷 情 報

識別番号

[0 0 0 0 0 4 2 3 7]

1. 変更年月日

1 9 9 0 年 8 月 2 9 日

[変更理由]

新規登録

住 所

東京都港区芝五丁目 7 番 1 号

氏 名

日本電気株式会社